



(12) 发明专利申请

(10) 申请公布号 CN 104488076 A  
(43) 申请公布日 2015. 04. 01

(21) 申请号 201380038137. X  
(22) 申请日 2013. 07. 19  
(30) 优先权数据  
61/673, 803 2012. 07. 20 US  
13/741, 755 2013. 01. 15 US  
(85) PCT国际申请进入国家阶段日  
2015. 01. 16  
(86) PCT国际申请的申请数据  
PCT/US2013/051392 2013. 07. 19  
(87) PCT国际申请的公布数据  
WO2014/015316 EN 2014. 01. 23  
(71) 申请人 高通股份有限公司  
地址 美国加利福尼亚州  
(72) 发明人 L·G·舒亚-伊恩 R·张  
(74) 专利代理机构 上海专利商标事务所有限公  
司 31100  
代理人 陈炜

(51) Int. Cl.  
H01L 23/34(2006. 01)  
G06F 1/20(2006. 01)  
G06F 1/32(2006. 01)

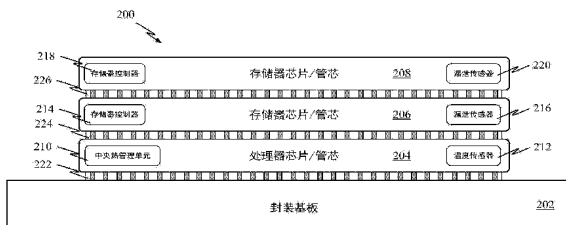
权利要求书5页 说明书17页 附图13页

(54) 发明名称

紧密集成的半导体器件、系统和 / 或封装的热管理

(57) 摘要

一些实现提供了一种半导体封装,其包括第一管芯和毗邻第一管芯的第二管芯。第二管芯能够加热第一管芯。该半导体封装还包括被配置成测量第一管芯的漏泄电流的漏泄传感器。该半导体封装还包括耦合至漏泄传感器的热管理单元。热管理单元被配置成基于第一管芯的漏泄电流来控制第一管芯的温度。



1. 一种半导体封装,包括:  
第一管芯;  
毗邻所述第一管芯的第二管芯,所述第二管芯能够加热所述第一管芯;  
漏泄传感器,被配置成测量所述第一管芯的漏泄电流;以及  
耦合至所述漏泄传感器的热管理单元,所述热管理单元被配置成基于所述第一管芯的漏泄电流来控制所述第一管芯的温度。
2. 如权利要求 1 所述的半导体封装,其特征在于,所述热管理单元被配置成通过基于所述第一管芯的漏泄电流控制从所述第二管芯发出的热量来控制所述第一管芯的温度。
3. 如权利要求 2 所述的半导体封装,其特征在于,控制从所述第二管芯发出的热量包括基于所述第一管芯的漏泄电流来降低所述第二管芯的活跃性。
4. 如权利要求 1 所述的半导体封装,其特征在于,被配置成测量漏泄电流的所述漏泄传感器是被配置成测量所述第一管芯中的压降的传感器。
5. 如权利要求 1 所述的半导体封装,其特征在于,所述第一管芯具有热容差,所述热管理单元被配置成通过基于所述第一管芯的热容差控制从所述第二管芯发出的热量来控制所述第一管芯的温度。
6. 如权利要求 5 所述的半导体封装,其特征在于,基于所述第一管芯的热容差来控制从所述第二管芯发出的热量包括基于所述第一管芯的测得漏泄电流来确定所述第一管芯的温度并且将测得温度与所述第一管芯的热容差作比较。
7. 如权利要求 1 所述的半导体封装,其特征在于,进一步包括耦合至所述热管理单元的热量减少机构。
8. 如权利要求 7 所述的半导体封装,其特征在于,所述第一管芯是存储器而所述热量减少机构是存储器控制器。
9. 如权利要求 7 所述的半导体封装,其特征在于,所述热量减少机构通过执行至少动态电压和频率调节 (DVFS)、动态频率调节 (DFS)、时钟门控和断电之一来减少热量。
10. 如权利要求 1 所述的半导体封装,其特征在于,所述漏泄传感器与所述第一管芯分开。
11. 如权利要求 1 所述的半导体封装,其特征在于,所述漏泄传感器是所述第一管芯的一部分。
12. 如权利要求 1 所述的半导体封装,其特征在于,所述热管理单元是所述第二管芯的一部分。
13. 如权利要求 1 所述的半导体封装,其特征在于,所述第一管芯堆叠在所述第二管芯顶部。
14. 如权利要求 1 所述的半导体封装,其特征在于,所述第一管芯和所述第二管芯通过穿板通孔 (TSV) 彼此耦合。
15. 如权利要求 1 所述的半导体封装,其特征在于,所述第一管芯、所述第二管芯和所述热管理单元是系统级封装 (SiP) 和玻璃上系统 (SoG) 中的至少一者的一部分。
16. 如权利要求 1 所述的半导体封装,其特征在于,所述封装被纳入音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、和 / 或膝上型计算机中的至少一者中。

17. 一种设备,包括:

第一管芯;

毗邻所述第一管芯的第二管芯,所述第二管芯能够加热所述第一管芯;

用于测量所述第一管芯的漏泄电流的装置;以及

用于基于所述第一管芯的漏泄电流来控制所述第一管芯的温度的装置。

18. 如权利要求 17 所述的设备,其特征在于,用于控制所述第一管芯的温度的装置是用于基于所述第一管芯的漏泄电流来控制从所述第二管芯发出的热量的装置。

19. 如权利要求 18 所述的设备,其特征在于,用于控制从所述第二管芯发出的热量的装置包括用于基于所述第一管芯的漏泄电流来降低所述第二管芯的活跃性的装置。

20. 如权利要求 17 所述的设备,其特征在于,用于测量漏泄电流的装置是用于测量所述第一管芯中的压降的装置。

21. 如权利要求 17 所述的设备,其特征在于,所述第一管芯具有热容差,用于控制所述第一管芯的温度的装置包括用于基于所述第一管芯的热容差来控制从所述第二管芯发出的热量的装置。

22. 如权利要求 21 所述的设备,其特征在于,用于基于所述第一管芯的热容差来控制从所述第二管芯发出的热量的装置包括用于基于所述第一管芯的测得漏泄电流来确定所述第一管芯的温度的装置以及用于将测得温度与所述第一管芯的热容差作比较的装置。

23. 如权利要求 17 所述的设备,其特征在于,进一步包括用于热量减少机构的装置。

24. 如权利要求 23 所述的设备,其特征在于,所述第一管芯是存储器而用于热量减少机构的装置是存储器控制器。

25. 如权利要求 23 所述的设备,其特征在于,用于热量减少机构的装置通过执行至少动态电压和频率调节 (DVFS)、动态频率调节 (DFS)、时钟门控和断电之一来减少热量。

26. 如权利要求 17 所述的设备,其特征在于,所述设备被纳入到音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、和 / 或膝上型计算机中的至少一者中。

27. 一种用于制造封装若干管芯的半导体封装的方法,所述方法包括:

将第一管芯置于封装基板上;

将第二管芯置于毗邻所述第一管芯,所述第二管芯能够加热所述第一管芯;

将漏泄传感器置于所述封装内,所述漏泄传感器被配置成测量所述第一管芯的漏泄电流;以及

将热管理单元置于所述封装内,所述热管理单元耦合至所述漏泄传感器,所述热管理单元被配置成基于所述第一管芯的漏泄电流来控制所述第一管芯的温度。

28. 如权利要求 27 所述的方法,其特征在于,所述热管理单元被配置成通过基于所述第一管芯的漏泄电流控制从所述第二管芯发出的热量来控制所述第一管芯的温度。

29. 如权利要求 28 所述的方法,其特征在于,控制从所述第二管芯发出的热量包括基于所述第一管芯的漏泄电流来降低所述第二管芯的活跃性。

30. 如权利要求 27 所述的方法,其特征在于,所述漏泄传感器是被配置成测量所述第一管芯中的压降的传感器。

31. 如权利要求 27 所述的方法,其特征在于,所述第一管芯具有热容差,所述热管理单

元被配置成通过基于所述第一管芯的热容差控制从所述第二管芯发出的热量来控制所述第一管芯的温度。

32. 如权利要求 31 所述的方法,其特征在于,基于所述第一管芯的热容差来控制从所述第二管芯发出的热量包括基于所述第一管芯的测得漏泄电流来确定所述第一管芯的温度并且将测得温度与所述第一管芯的热容差作比较。

33. 如权利要求 27 所述的方法,其特征在于,进一步包括将热量减少机构置于所述封装内,所述热量减少机构耦合至所述热管理单元。

34. 如权利要求 33 所述的方法,其特征在于,所述第一管芯是存储器而所述热量减少机构是存储器控制器。

35. 如权利要求 33 所述的方法,其特征在于,所述热量减少机构通过执行至少动态电压和频率调节 (DVFS)、动态频率调节 (DFS)、时钟门控和断电之一来减少热量。

36. 如权利要求 27 所述的方法,其特征在于,所述封装被纳入音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、和 / 或膝上型计算机中的至少一者中。

37. 一种半导体封装,包括:

包括多个穿板通孔 (TSV) 的第一管芯;

耦合至所述多个 TSV 的第二管芯,所述第二管芯能够经由所述多个 TSV 加热所述第一管芯;

被配置成测量所述第一管芯的属性的传感器;以及

耦合至所述传感器的热管理单元,所述热管理单元被配置成基于所述第一管芯的属性来控制所述第一管芯的温度。

38. 如权利要求 37 所述的半导体封装,其特征在于,所述传感器是至少温度传感器和 / 或漏泄电流传感器之一。

39. 如权利要求 37 所述的半导体封装,其特征在于,所述热管理单元被配置成通过基于所述第一管芯的属性控制从所述第二管芯发出的热量来控制所述第一管芯的温度。

40. 如权利要求 37 所述的半导体封装,其特征在于,所述第一管芯、所述第二管芯和所述热管理单元是系统级封装 (SiP) 和玻璃上系统 (SoG) 中的至少一者的一部分。

41. 如权利要求 37 所述的半导体封装,其特征在于,所述封装被纳入音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、和 / 或膝上型计算机中的至少一者中。

42. 一种用于制造半导体封装的方法,所述方法包括:

将第一管芯置于封装基板上,所述第一管芯包括多个穿板通孔 (TSV);

将第二管芯置于毗邻所述第一管芯,所述第二管芯能够加热所述第一管芯,所述第一管芯和所述第二管芯经由所述多个 TSV 彼此耦合;

将传感器置于所述封装内,所述传感器被配置成测量所述第一管芯的属性;以及

将热管理单元置于所述封装内,所述热管理单元耦合至所述传感器,所述热管理单元被配置成基于所述第一管芯的属性来控制所述第一管芯的温度。

43. 如权利要求 42 所述的方法,其特征在于,所述传感器是至少温度传感器和 / 或漏泄电流传感器之一。

44. 一种用于管理包括第一管芯和第二管芯的封装中的温度的方法,包括:  
测量第一管芯的属性,所述第一管芯经由多个穿板通孔(TSV)耦合至所述第二管芯;  
以及

通过基于所述第一管芯的测得属性降低所述第二管芯的活跃性来控制所述第一管芯的温度。

45. 如权利要求 44 所述的方法,其特征在于,所述第一管芯的属性是所述第一管芯的温度,所述第一管芯是存储器管芯。

46. 如权利要求 44 所述的方法,其特征在于,所述第一管芯的属性是所述第一管芯的漏泄电流,所述第一管芯是存储器管芯。

47. 一种包括用于管理包括第一管芯和第二管芯的半导体封装中的温度的一条或多条指令的计算机可读存储介质,所述指令在由至少一个处理器执行时使得所述至少一个处理器:

测量第一管芯的属性,所述第一管芯经由多个穿板通孔(TSV)耦合至所述第二管芯;  
以及

通过基于所述第一管芯的测得属性降低所述第二管芯的活跃性来控制所述第一管芯的温度。

48. 如权利要求 47 所述的计算机可读存储介质,其特征在于,所述第一管芯的属性是所述第一管芯的温度,所述第一管芯是存储器管芯。

49. 如权利要求 47 所述的计算机可读存储介质,其特征在于,所述第一管芯的属性是所述第一管芯的漏泄电流,所述第一管芯是存储器管芯。

50. 一种用于管理包括第一管芯和第二管芯的半导体封装中的温度的方法,包括:  
测量第一管芯的漏泄电流;以及

通过基于所述第一管芯的漏泄电流降低所述第二管芯的活跃性来控制所述第一管芯的温度。

51. 如权利要求 50 所述的方法,其特征在于,测量所述第一管芯的漏泄电流包括测量跨所述第一管芯的压降。

52. 如权利要求 50 所述的方法,其特征在于,降低所述第二管芯的活跃性降低了从所述第二管芯发出的热量。

53. 一种包括用于管理包括第一管芯和第二管芯的半导体封装中的温度的一条或多条指令的计算机可读存储介质,所述指令在由至少一个处理器执行时使得所述至少一个处理器:

测量第一管芯的漏泄电流;以及

通过基于所述第一管芯的漏泄电流降低所述第二管芯的活跃性来控制所述第一管芯的温度。

54. 如权利要求 53 所述的计算机可读存储介质,其特征在于,在由至少一个处理器执行时使所述至少一个处理器测量所述第一管芯的漏泄电流的所述一条或多条指令包括在由至少一个处理器执行时使所述至少一个处理器测量跨所述第一管芯的压降的一条或多条指令。

55. 如权利要求 53 所述的计算机可读存储介质,其特征在于,在由至少一个处理器执

行时使所述至少一个处理器降低所述第二管芯的活跃性的所述一条或多条指令包括在由至少一个处理器执行时使所述至少一个处理器降低从所述第二管芯发出的热量的一条或多条指令。

## 紧密集成的半导体器件、系统和 / 或封装的热管理

[0001] 根据 35 U. S. C. § 119 的优先权要求

[0002] 本申请主张 2012 年 7 月 20 日提交的题为“Thermal Management of Tightly Integrated System(紧密集成的系统的热管理)”的美国临时申请 No. 61/673, 803 的权益, 该临时申请通过援引被明确纳入于此。

### 背景技术

[0003] 领域

[0004] 各个特征涉及紧密集成的半导体器件、系统和 / 或封装的热管理。

[0005] 背景

[0006] 图 1 解说了现有技术中发现的紧密集成的半导体器件 100(也被称为系统和 / 或封装)的示例。紧密集成的半导体器件的示例包括系统级封装 (SiP) 和玻璃上系统 (SoG)。如图 1 所示, 半导体器件 100 包括封装基板 102 和若干管芯 104-108。第一管芯是处理器 104, 第二管芯是第一存储器 106, 而第三管芯是第二存储器 108。处理器 104、第一存储器 106 和第二存储器 108 堆叠在彼此顶部。具体来说, 处理器 104 在封装基板 102 顶部, 并且电耦合至封装基板 102。第一存储器 106 在处理器 104 顶部, 而第二存储器 108 在第一存储器 106 顶部。存储器 106 和 108 中的每一者电耦合至封装基板 102。通常, 处理器 104、第一存储器 106 和第二存储器 108 通过封装基板 102 中的电连接彼此通信。封装基板 102 可以是层压材料和 / 或玻璃材料。

[0007] 如图 1 所示, 管芯 104-108 中的每一个具有不同的工作温度容差范围。例如, 处理器 104 具有在  $-40^{\circ}\text{C}$  与  $+125^{\circ}\text{C}$  之间的工作温度容差, 而第二存储器 108 具有在  $0^{\circ}\text{C}$  与  $+70^{\circ}\text{C}$  之间的工作温度容差。

[0008] 通常, 每一管芯基于 (i) 来自温度传感器的温度读数以及 (ii) 其自己的温度容差来管制其自己的操作。即, 每一管芯基于从温度传感器测得的温度并且独立于其它管芯地管制其操作。然而, 热传感器在紧密集成的半导体器件(诸如 SiP 或 SoG)中占据有价值的空间 / 板面。而且, 在紧密集成的半导体器件中, 来自一个管芯的热量可影响其它附近的管芯。因而, 例如, 当处理器 104 以靠近其较高温度容差范围(例如  $+125^{\circ}\text{C}$ ) 的温度操作时, 第二存储器 108 必须关闭, 因为这一温度对于具有高温度容差仅为  $+70^{\circ}\text{C}$  的第二存储器 108 而言太高了。因而, 很明显仅基于管芯自己的温度容差来进行的管制未能解决紧密集成的半导体器件、系统和 / 或封装中的热问题。

[0009] 因此, 存在对一种用于紧密集成的半导体器件、系统和 / 或封装(诸如 SiP 和 SoG)中的热管理的改进方法的需求。

[0010] 概述

[0011] 本文描述的各个特征、装置和方法提供紧密集成的半导体器件、系统和 / 或封装的热管理。

[0012] 第一示例提供了一种半导体封装, 其包括第一管芯和毗邻第一管芯的第二管芯。第二管芯能够加热第一管芯。该半导体封装包括被配置成测量第一管芯的漏泄电流的漏泄

传感器。该半导体封装包括耦合至漏泄传感器的热管理单元。热管理单元被配置成基于第一管芯的漏泄电流来控制第一管芯的温度。

[0013] 根据一个方面,热管理单元被配置成通过基于第一管芯的漏泄电流控制从第二管芯发出的热量来控制第一管芯的温度。在一些实现中,控制从第二管芯发出的热量包括基于第一管芯的漏泄电流来降低第二管芯的活跃性。

[0014] 根据一方面,被配置成测量漏泄电流的漏泄传感器是被配置成测量第一管芯中的压降的传感器。

[0015] 根据一个方面,第一管芯具有热容差,并且热管理单元被配置成通过基于第一管芯的热容差控制从第二管芯发出的热量来控制第一管芯的温度。在一些实现中,基于第一管芯的热容差来控制从第二管芯发出的热量包括基于第一管芯的测得漏泄电流来确定第一管芯的温度并且将测得温度与第一管芯的热容差作比较。

[0016] 根据一方面,该半导体封装进一步包括耦合至热管理单元的热量减少机构。在一些实现中,第一管芯是存储器而热量减少机构是存储器控制器。在一些实现中,热量减少机构通过执行至少动态电压和频率调节 (DVFS)、动态频率调节 (DFS)、时钟门控和断电之一来减少热量。

[0017] 根据一个方面,漏泄传感器与第一管芯分开。在一些实现中,漏泄传感器是第一管芯的一部分。在一些实现中,热管理单元是第二管芯的一部分。在一些实现中,第一管芯堆叠在第二管芯顶部。在一些实现中,第一管芯和第二管芯通过穿板通孔 (TSV) 彼此耦合。

[0018] 根据一方面,第一管芯、第二管芯和热管理单元是系统级封装 (SiP) 和玻璃上系统 (SoG) 中的至少一者的一部分。

[0019] 根据一个方面,封装被纳入在音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板式计算机、和 / 或膝上型计算机中的至少一者中。

[0020] 第二示例提供了一种设备,其包括第一管芯和毗邻第一管芯的第二管芯。第二管芯能够加热第一管芯。该设备包括用于测量第一管芯的漏泄电流的装置。该设备还包括用于基于第一管芯的漏泄电流来控制第一管芯的温度的装置。

[0021] 根据一个方面,用于控制第一管芯的温度的装置是用于基于第一管芯的漏泄电流来控制从第二管芯发出的热量的装置。在一些实现中,用于控制从第二管芯发出的热量的装置包括用于基于第一管芯的漏泄电流来降低第二管芯的活跃性的装置。在一些实现中,用于测量漏泄电流的装置是用于测量第一管芯中的压降的装置。

[0022] 根据一方面,第一管芯具有热容差,并且用于控制第一管芯的温度的装置包括用于基于第一管芯的热容差来控制从第二管芯发出的热量的装置。

[0023] 根据一个方面,用于基于第一管芯的热容差来控制从第二管芯发出的热量的装置包括用于基于第一管芯的测得漏泄电流来确定第一管芯的温度的装置以及用于将测得温度与第一管芯的热容差作比较的装置。

[0024] 根据一方面,该设备进一步包括用于热量减少机构的装置。在一些实现中,第一管芯是存储器而用于热量减少机构的装置是存储器控制器。在一些实现中,用于热量减少机构的装置通过执行至少动态电压和频率调节 (DVFS)、动态频率调节 (DFS)、时钟门控和断电之一来减少热量。

[0025] 根据一个方面,该设备被纳入到音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板计算机、和 / 或膝上型计算机中的至少一者中。

[0026] 第三示例提供了一种用于制造封装若干管芯的半导体封装的方法。该方法将第一管芯置于封装基板上。该方法将第二管芯置于毗邻第一管芯。第二管芯能够加热第一管芯。该方法将漏泄传感器置于封装内。漏泄传感器被配置成测量第一管芯的漏泄电流。该方法将热管理单元置于封装内。热管理单元耦合于漏泄传感器。热管理单元被配置成基于第一管芯的漏泄电流来控制第一管芯的温度。

[0027] 根据一个方面,热管理单元被配置成通过基于第一管芯的漏泄电流控制从第二管芯发出的热量来控制第一管芯的温度。在一些实现中,控制从第二管芯发出的热量包括基于第一管芯的漏泄电流来降低第二管芯的活跃性。

[0028] 根据一方面,漏泄传感器是被配置成测量第一管芯中的压降的传感器。

[0029] 根据一个方面,第一管芯具有热容差,并且热管理单元被配置成通过基于第一管芯的热容差控制从第二管芯发出的热量来控制第一管芯的温度。

[0030] 根据一方面,基于第一管芯的热容差来控制从第二管芯发出的热量包括基于第一管芯的测得漏泄电流来确定第一管芯的温度并且将测得温度与第一管芯的热容差作比较。

[0031] 根据一个方面,该方法进一步包括将热量减少机构置于封装内。热量减少机构耦合于热管理单元。在一些实现中,第一管芯是存储器而热量减少机构是存储器控制器。在一些实现中,热量减少机构通过执行至少动态电压和频率调节 (DVFS)、动态频率调节 (DFS)、时钟门控和断电之一来减少热量。

[0032] 根据一方面,该封装被纳入在音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板式计算机、和 / 或膝上型计算机中的至少一者中。

[0033] 第四示例提供了一种半导体封装,其包括含有若干穿板通孔 (TSV) 的第一管芯。该半导体封装还包括耦合于若干 TSV 的第二管芯。第二管芯能够经由若干 TSV 加热第一管芯。该半导体封装还包括被配置成测量第一管芯的属性的传感器。该半导体封装还包括耦合至传感器的热管理单元。热管理单元被配置成基于第一管芯的属性来控制第一管芯的温度。

[0034] 根据一方面,传感器是至少温度传感器和 / 或漏泄电流传感器之一。

[0035] 根据一个方面,热管理单元被配置成通过基于第一管芯的属性控制从第二管芯发出的热量来控制第一管芯的温度。

[0036] 根据一方面,第一管芯、第二管芯和热管理单元是系统级封装 (SiP) 和玻璃上系统 (SoG) 中的至少一者的一部分。

[0037] 根据一个方面,该封装被纳入在音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、移动电话、智能电话、个人数字助理、固定位置终端、平板式计算机、和 / 或膝上型计算机中的至少一者中。

[0038] 第五示例提供了一种用于制造半导体封装的方法。该方法将第一管芯置于封装基板上。第一管芯包括若干穿板通孔 (TSV)。该方法将第二管芯置于毗邻第一管芯。第二管芯能够加热第一管芯。第一管芯和第二管芯经由若干 TSV 彼此耦合。该方法将传感器置于

封装内。该传感器被配置成测量第一管芯的属性。该方法将热管理单元置于封装内。热管理单元耦合于该传感器。热管理单元被配置成基于第一管芯的属性来控制第一管芯的温度。

[0039] 根据一个方面,该传感器是至少温度传感器和 / 或漏泄电流传感器之一。

[0040] 第六示例提供了一种用于管理包括第一管芯和第二管芯的封装中的温度的方法。该方法测量第一管芯的属性。第一管芯经由若干穿板通孔 (TSV) 耦合于第二管芯。该方法通过基于第一管芯的测得属性降低第二管芯的活跃性来控制第一管芯的温度。

[0041] 根据一个方面,第一管芯的属性是第一管芯的温度,第一管芯是存储器管芯。

[0042] 根据一方面,第一管芯的属性是第一管芯的漏泄电流,第一管芯是存储器管芯。

[0043] 第七示例提供了一种包括用于管理包括第一管芯和第二管芯的半导体封装中的温度的一条或多条指令的计算机可读存储介质,该指令在由至少一个处理器执行时使得该至少一个处理器测量第一管芯的属性,第一管芯经由若干穿板通孔 (TSV) 耦合于第二管芯。该计算机可读存储介质还包括用于管理包括第一管芯和第二管芯的半导体封装中的温度的一条或多条指令,该指令在由至少一个处理器执行时使得该至少一个处理器通过基于第一管芯的测得属性降低第二管芯的活跃性来控制第一管芯的温度。

[0044] 根据一个方面,第一管芯的属性是第一管芯的温度,第一管芯是存储器管芯。

[0045] 根据一方面,第一管芯的属性是第一管芯的漏泄电流,第一管芯是存储器管芯。

[0046] 第八示例提供了一种用于管理包括第一管芯和第二管芯的半导体封装中的温度的方法。该方法测量第一管芯的漏泄电流。该方法通过基于第一管芯的漏泄电流降低第二管芯的活跃性来控制第一管芯的温度。

[0047] 根据一个方面,测量第一管芯的漏泄电流包括测量跨第一管芯的压降。

[0048] 根据一方面,降低第二管芯的活跃性降低了从第二管芯发出的热量。

[0049] 第九示例提供了一种包括用于管理包括第一管芯和第二管芯的半导体封装中的温度的一条或多条指令的计算机可读存储介质,该指令在由至少一个处理器执行时,使得该至少一个处理器测量第一管芯的漏泄电流。该计算机可读存储介质还包括用于管理包括第一管芯和第二管芯的半导体封装中的温度的一条或多条指令,该指令在由至少一个处理器执行时使得该至少一个处理器通过基于第一管芯的漏泄电流降低第二管芯的活跃性来控制第一管芯的温度。

[0050] 根据一个方面,在由至少一个处理器执行时使得该至少一个处理器测量第一管芯的漏泄电流的该一条或多条指令包括在由至少一个处理器执行时使得该至少一个处理器测量跨第一管芯的压降的一条或多条指令。

[0051] 根据一方面,在由至少一个处理器执行时使该至少一个处理器降低第二管芯的活跃性的该一条或多条指令包括在由至少一个处理器执行时使该至少一个处理器降低从第二管芯发出的热量的一条或多条指令。

[0052] 附图

[0053] 在结合附图理解下面阐述的详细描述时,各种特征、本质和优点会变得明显,在附图中,相像的附图标记贯穿始终作相应标识。

[0054] 图 1 解说了包括堆叠在彼此顶部的若干管芯的半导体封装。

[0055] 图 2A 解说了包括具有温度传感器或漏泄传感器的若干管芯的半导体封装。

[0056] 图 2B 解说了包括具有温度传感器或漏泄传感器的若干管芯的半导体封装。

[0057] 图 2C 解说了包括各自具有温度传感器的若干管芯的半导体封装。

[0058] 图 3 解说了中央热管理单元如何基于漏泄电流读数和 / 或热读数来管制管芯的活跃性的概念性图解。

[0059] 图 4 解说了中央热管理单元如何基于漏泄电流读数和 / 或热读数来管制管芯的活跃性的另一概念性图解。

[0060] 图 5 解说了中央热管理单元可以执行以管制一个或多个管芯的过程的流程图。

[0061] 图 6 解说了中央热管理单元可以执行以管制一个或多个管芯的过程的另一流程图。

[0062] 图 7 解说了中央热管理单元可以执行以管制一个或多个管芯的过程的另一流程图。

[0063] 图 8 解说了中央热管理单元可以执行以管制一个或多个管芯的过程的另一流程图。

[0064] 图 9 解说了中央热管理单元。

[0065] 图 10 解说了一种用于制造包括中央热管理单元的半导体封装的方法。

[0066] 图 11 解说了可以集成此处描述的 IC 的各种电子设备。

[0067] 详细描述

[0068] 在以下描述中,给出了具体细节以提供对本公开的各方面的透彻理解。但是,本领域普通技术人员将理解,没有这些具体细节也可实践这些方面。例如,电路可能用框图示出以避免使这些方面湮没在不必要的细节中。在其他实例中,公知的电路、结构和技术可能不被详细示出以免使本公开的这些方面不明朗。

[0069] 综览

[0070] 一些实现提供了一种半导体封装,其包括第一管芯和毗邻第一管芯的第二管芯。第二管芯能够加热第一管芯。该半导体封装包括被配置成测量第一管芯的漏泄电流的漏泄传感器。该半导体封装包括耦合至漏泄传感器的热管理单元。热管理单元被配置成基于第一管芯的漏泄电流来控制第一管芯的温度。在一些实现中,热管理单元被配置成通过基于第一管芯的漏泄电流控制从第二管芯发出的热量来控制第一管芯的温度。在一些实现中,控制从第二管芯发出的热量包括基于第一管芯的漏泄电流来降低第二管芯的活跃性。在一些实现中,被配置成测量漏泄电流的漏泄传感器是被配置成测量第一管芯中的压降的传感器。在一些实现中,第一管芯具有热容差,并且热管理单元被配置成通过基于第一管芯的热容差控制从第二管芯发出的热量来控制第一管芯的温度。在一些实现中,基于第一管芯的热容差来控制从第二管芯发出的热量包括基于第一管芯的测得漏泄电流来确定第一管芯的温度并且将测得温度与第一管芯的热容差作比较。

[0071] 紧密集成的半导体器件、系统和 / 或封装的热管理的示例性组件

[0072] 图 2A 解说了一些实施例中的紧密集成的半导体器件、系统和 / 或封装 200 的一个示例。紧密集成的半导体器件 200 的示例可包括系统级封装 (SiP) 和玻璃上系统 (SoG)。如图 2A 所示,紧密集成的半导体器件、系统和 / 或封装 200 可包括封装基板 202 和若干管芯 204-208。第一管芯是包括中央热管理 (CTM) 单元 210 和温度传感器 212 的处理器 204。第二管芯是包括存储器控制器 214 和漏泄传感器 216 的第一存储器 206。第三管芯是包括

存储器控制器 218 和漏泄传感器 220 的第二存储器 208。

[0073] 处理器 204、第一存储器 206 和第二存储器 108 堆叠在彼此顶部。第一存储器 206 和第二存储器 208 可以是任何类型的存储器,包括静态随机存取存储器 (SRAM) 和动态随机存取存储器 (DRAM)。

[0074] 如图 2A 中进一步示出,基板 202 通过穿板通孔 (TSV) 222 耦合至处理器 204,处理器 204 通过 TSV 224 耦合至第一存储器 206,而第一存储器 206 通过 TSV 226 耦合至第二存储器 208。TSV 提供相对于传统引线接合的若干优点。第一,TSV 比引线接合更小并且因此可以在管芯上使用更多的 TSV。因而,它们可具有更高密度的输入 / 输出 (I/O) 端子。第二,TSV 是比引线接合直接和更短的连接,藉此增加了管芯之间的通信速度。

[0075] 然而,使用 TSV 的一个缺点在于它们与引线接合相比将更多热量从一个管芯传导到另一管芯。这部分地是由于较高密度的管芯以及管芯之间较短的距离导致的。因而,在利用 TSV 的封装中的任何管芯更易受到该封装中的另一管芯引起的过热的的影响。对于封装中的存储器管芯而言尤其如此。

[0076] 如上所提及的,存储器可包括存储器控制器和漏泄传感器。存储器控制器 (例如,存储器控制器 214) 是用于控制存储器 (例如,第一存储器 206) 的操作以及管理去往以及来自存储器的数据流的控制器。例如,存储器控制器可以控制在存储器中哪里进行读和写。存储器控制器还可控制将存储器连接至半导体器件、系统和 / 或封装中的其它组件的存储器总线。图 2A 解说了存储器控制器是存储器的一部分。然而,在一些实现中,存储器控制器 (例如,存储器控制器 214) 可以与存储器 (例如,存储器 206) 分开。即,存储器控制器可以在存储器外部和 / 或相比于存储器在分开的管芯上。

[0077] 漏泄传感器 (例如,漏泄传感器 216) 是用于测量从管芯中逸出的漏泄电流量的传感器。漏泄电流在所有管芯中是固有的。漏泄电流是通过管芯中的替换或非预期路径耗散的电流。这是因为管芯的其它部分并非理想绝缘体并且因而电流从这些非理想绝缘体漏泄而发生的。在管芯中的漏泄电流与管芯的温度之间存在相关。通常,随着管芯温度增加,管芯的漏泄电流也增加。在漏泄电流与管芯的工作电压之间也存在相关。随着工作电压增加,漏泄电流也增加。使用这些相关,通过测量管芯的漏泄电流来确定管芯的温度是可能的。这种办法的优点之一在于不再要求单独的温度传感器来测量管芯的温度。因而管芯的热管理可以通过使用漏泄传感器来达成。图 2A 解说了漏泄传感器是管芯的一部分 (例如,被集成到管芯的电路中)。然而在一些实现中,漏泄传感器与管芯分开。

[0078] 漏泄传感器 (例如,漏泄传感器 216) 可以通过测量管芯中的输出端子与输入端子之间的电压差来测量管芯中的漏泄电流。这可以例如通过使用电压传感器 / 电压计来测量管芯的输出引脚和输入引脚之间的压降来达成。管芯中的压降指示管芯中的漏泄电流。

[0079] 一旦测量了漏泄电流,可以通过使用漏泄电流与温度之间的预定相关来确定管芯的温度。例如,指定漏泄电流与处于各个工作电压的温度之间的关系表的查找可用于确定管芯的温度。

[0080] 作为漏泄传感器的替代或补充,存储器还可包括温度传感器。温度传感器 (例如,温度传感器 212) 是用于测量温度 (例如,处理器 204 的温度) 的传感器。温度传感器可以是管芯的一部分 (例如,集成到管芯的电路中) 或者可以与管芯分开。温度传感器可以位于管芯的内部或外部。

[0081] 中央热管理单元 210 是监视半导体器件、系统和 / 或封装 200 中的处理器 204 的温度和存储器 206-208 的漏泄电流的组件。除了监视温度和漏泄电流之外,中央热管理单元 210 还可根据来自处理器 204 的温度读数以及来自存储器 206-208 的漏泄读数来管制管芯 204-208 的操作。即,中央管理单元 210 可以通过指令管芯 204-208 中的一者或多者降低活跃性来管制半导体器件 200 的温度。

[0082] 不同的实施例可以利用不同的办法来降低管芯 204-208 的活跃性。例如,当管芯是处理器时,中央热管理单元 210 可以通过利用动态电压和频率调节 (DVFS)/ 动态频率调节 (DFS)、时钟门控、断电或其任何组合来降低处理器 (例如,作为主要热源的管芯的处理器 204) 的活跃性。

[0083] 当管芯是存储器 (例如,存储器 206) 时,中央热管理单元 210 可以通过利用上述用于降低处理器活跃性的技术中的一些或全部来降低存储器的活跃性。即,中央热管理单元 210 可以通过降低存储器的时钟速度和 / 或降低存储器总线的时钟速度来降低存储器的活跃性。作为利用以上技术的代替或与其相结合,中央热管理单元 210 还可指令存储器关闭或者使存储器的一部分空闲以降低存储器的活跃性。存储器活跃性的降低可以被线性地扼流或者其可以按照单位阶跃 (例如,1333MHz、1066MHz、800MHz) 来扼流。

[0084] 中央热管理 210 可以直接指令存储器降低活跃性,或者中央热管理 210 可以指令耦合至存储器的存储器控制器 (例如,存储器控制器 214) 降低活跃性 (间接指令存储器降低活跃性)。存储器控制器可以是存储器的一部分 (例如,集成到存储器管芯的电路中) 或者其可以是分开的管芯的一部分。在一些实现中,控制存储器的存储器控制器是中央热管理 210 的一部分,或者反之亦然。

[0085] 当来自漏泄传感器 216 和 220 中的至少一者的漏泄读数达到某些漏泄电流阈值 / 值时,中央热管理单元 210 可以发起降低活跃性的指令。例如,当管芯 206-208 之一的漏泄电流靠近或达到上漏泄电流容差时,中央热管理单元 210 可以指令管芯中的一者或多者降低活跃性。

[0086] 当来自温度传感器 212 的温度读数达到某些温度阈值 / 值时,中央热管理单元 210 也可发起降低活跃性的指令。

[0087] 另外,中央管理单元 210 可以基于试探办法来发起指令。即,例如,中央热管理单元 210 可以依赖于某种热曲线来确定是否要降低管芯 204-208 中的一者或多者的活跃性。在这些实例中,中央管理单元 210 可以使用查找表来映射各个管芯中的热阈值并且应用基于规则的办法。

[0088] 在一些实现中,中央管理单元 210 可以降低管芯中的一者或多者的活跃性,同时增加其它管芯中的一者或多者的活跃性。这可以在管芯之一是存储器管芯时发生。存储器管芯 (例如 SDRAM) 通常具有比其它类型的管芯 (例如,处理器管芯) 更低的温度阈值。

[0089] 在 SDRAM 的情形中,较高的温度意味着较高的漏泄电流,这意味着 SDRAM 不能保留与存储在存储器阵列中一样长的比特值。为了弥补这一数据丢失,SDRAM 可以增加存储在 SDRAM 的存储器阵列中的数据的刷新速率。刷新速率指的是在给定时段内在存储器中重写数据的次数。然而,刷新数据增加了活跃性并且因此增加了生成的热量。然而,存储器生成的热量没有处理器 (通常具有较高的温度容差) 可生成的热量那么多。

[0090] 作为一个示例,中央热管理单元可以检测封装或存储器管芯 (例如 SDRAM) 的温度

靠近或高于温度阈值。中央热管理单元可以确定处理器是过度热量的源。由此,中央热管理单元可以指令处理器降低其活跃性(例如,降低时钟速度)。然而,在降低处理器活跃性实际上降低了封装或存储器管芯的温度之前可能需要花费一段时间。由此,存储器管芯可能仍然正在经历高于正常漏泄电流,纵使事实上处理器活跃性已经被降低了。

[0091] 如上所提及的,高温度可导致存储管芯的漏泄电流,这可导致存储器中的数据丢失。因而,为了确保存储器管芯正常工作并且没有数据丢失,一些实现可以增加(例如临时增加)存储器管芯的活跃性(例如增加数据的刷新速率)而降低处理器的活跃性。增加存储器管芯的活跃性可包括增加存储器的时钟速度、总线速度和/或工作电压。由于处理器通常比存储器对封装的热量影响更大,增加存储器的活跃性不一定增加封装和/或存储器的温度,只要处理器的活跃性被足够降低。一旦封装和/或存储器管芯的温度已经下降(例如,低于温度阈值),中央热管理单元可以降低存储器的活跃性,从而进一步降低封装和/或存储器管芯的温度。

[0092] 图 2A 解说了中央热管理单元 210 是处理器 204 的一部分(例如,中央热管理单元 210 是处理器 204 中的电路)。然而在一些实施例中,中央热管理单元 210 是其自己单独的电路(例如其自己的管芯)或者是半导体器件 200 的另一电路或管芯(例如,存储器 206)的一部分。

[0093] 图 2B-2C 解说了利用中央热管理单元的其它可能的半导体器件、系统和/或封装。图 2B 类似于图 2A,除了存储器管芯之一具有温度传感器代替漏泄传感器。如图 2B 所示,封装 200(例如 SiP)包括处理器 204、第一存储器 206 和第二存储器 208。第一存储器 206 包括温度传感器 228,而第二存储器 208 包括漏泄传感器 220。与中央热管理单元 210 相结合使用处理器 204 的温度传感器 212、第一存储器 206 的温度传感器 228、以及第二存储器 208 的漏泄传感器 220 来通过控制、管制和管理封装中的管芯中的一者或多者的活跃性来管制、控制和管理封装(作为系统,或封装的每一管芯)的温度。

[0094] 图 2C 类似于图 2A,除了两个存储器管芯各自具有温度传感器代替漏泄传感器。如图 2C 所示,第一存储器 206 包括温度传感器 228 而第二存储器 208 包括温度传感器 230。中央热管理单元 210 使用来自至少温度传感器 228-230 的读数来管制、控制和管理封装的温度和/或管芯的活跃性。

[0095] 描述了包括若干管芯的封装(例如 SoG)的各个组件和部分,现在下文将描述半导体器件、系统和/或封装中的中央热管理单元的操作。

[0096] 紧密集成的半导体器件、系统和/或封装中的中央热管理单元的示例性操作

[0097] 图 3 解说了中央热管理单元如何基于漏泄电流读数和/或温度读数来管制管芯的活跃性的概念性图解。具体来说,图 3 解说了第一电路 300 和第二电路 302。第一电路 300 可以是第一管芯/芯片的一部分,而第二电路 302 可以是与第一管芯/芯片不同的第二管芯/芯片的一部分。第一电路 300 可以是存储器(例如存储器芯片)而第二电路 302 可以是处理器(例如处理器芯片)。第一电路 300 具有传感器 304 和存储器控制器 306。传感器 304 可以是漏泄传感器或温度传感器。第二电路 302 具有活跃性控制器 308、温度传感器 310 和中央热管理 (CTM) 单元 312。

[0098] 中央热管理单元 312 接收来自传感器 304 的数据和/或来自温度传感器 310 的温度数据。当传感器 304 是漏泄传感器时,中央热管理单元 312 可以接收来自传感器 304 的漏

泄电流数据。如果漏泄传感器是电压传感器 / 电压计,则中央管理单元 312 可以接收电压数据。然而,当传感器 304 是温度传感器时,中央热管理单元 312 可以接收来自传感器 304 的温度数据。基于收到的数据和阈值,中央热管理单元 312 确定是否需要降低第一电路 300 和 / 或第二电路 302 的活跃性。

[0099] 如果需要降低第一电路 300 的活跃性,则中央热管理单元 312 与存储器控制器 306 通信并且指令存储器控制器 306 降低第一电路 300 的活跃性。当第一电路 300 的漏泄电流逼近、达到、或通过某一漏泄电流阈值时,可能需要降低第一电路 300 的活跃性。在一些实现中,当第一电路 300 中的压降满足某一压降阈值时(例如,当管芯中的压降高于最大压降值时),降低第一电路 300 的活跃性。当第一电路 300 的温度逼近、达到、或通过某一阈值温度值时,也可能需要降低第一电路 300 的活跃性。

[0100] 如上所提及的,电路的活跃性可以通过利用不同的扼流技术来降低。当电路是存储器(例如第一电路 300)时,中央管理单元 312 可以例如指令存储器控制器 306 降低第一电路 300 的工作电压和 / 或减缓第一电路 300 的时钟周期或总线。因而,中央管理单元 312 指定要使用哪种技术来降低第一电路的活跃性。然而,在一些实现中,中央管理单元 312 可以简单地指令存储器控制器 306 降低第一电路 300 的活跃性,并且存储器控制器 306 作出关于要使用哪种技术来降低第一电路 300 的活跃性的实际确定。在一些实现中,执行第一电路 300 的活跃性的降低直到漏泄电流不再满足漏泄阈值电流值(例如,漏泄电流低于容差漏泄电流值)或者直到第一电路的温度不再满足温度阈值(例如,最大温度)。在使用电压确定漏泄电流的实例中,降低活跃性直到压降不再满足压降阈值。另外,不同的实现可以使用多种漏泄电流阈值(例如,针对电路的不同工作电压的不同值)。

[0101] 如果需要降低第二电路 302 的活跃性,则中央热管理单元 312 与活跃性控制器 308 通信并且指令活跃性控制器 308 降低第二电路 302 的活跃性。通过降低第二电路 302 的活跃性,从第二电路 302 发出的热量被降低,进而降低第一电路 300 的温度。

[0102] 可以出于各种原因来降低第二电路 302 的活跃性。在一些实现中,当第一电路 300 的漏泄电流逼近、达到或通过某一漏泄电流阈值时,降低第二电路 302 的活跃性。类似地,当第一电路 300 中的压降满足某一压降阈值时,降低第二电路 302 的活跃性。在一些实现中,当来自第一电路 300 的传感器 304 的温度读数满足温度阈值(例如,最大温度)时,可以降低第二电路 302 的活跃性。另外,当第二电路 302 的温度读数满足某一温度阈值(例如,最大温度)时,可以降低第二电路 302 的活跃性。

[0103] 尽管中央热管理单元 312 和活跃性控制器 308 被示为两个分开的单元 / 模块,但在一些实现中,中央热管理单元 312 和活跃性控制器 308 是相同单元或模块的一部分。或者,中央热管理单元 312 可以位于第一电路 300 中而非第二电路 302 中。在这些实例中,中央热管理单元 312 可以与存储器控制器 306 分开或者中央热管理单元 312 可以是存储器控制器 306 的一部分。

[0104] 应该注意,中央热管理单元和存储器控制器、活跃性控制器和传感器之间的通信可以在两个方向上进行并且不限于单向通信。例如,存储器控制器 306 可以提供数据并且与中央热管理单元 312 通信。

[0105] 图 4 解说了中央热管理单元如何基于漏泄电流读数和 / 或热读数(例如温度读数)来管制电路的活跃性的另一概念性图解。图 4 解说了中央热管理单元 400、第一电路

402 和第二电路 404。图 4 类似于图 3,除了中央热管理单元 400 与两个电路 402-404 分开(例如,相对于电路 402-404 在分开的管芯上)。中央热管理单元 400 可以是其自己的电路或者其可以是紧密集成的半导体器件、系统和 / 或封装(例如, SiP、SoG) 中另一电路(例如,另一管芯中)的一部分。中央热管理单元 400 还可以是位于计算机可读存储介质上的软件 / 代码。第一电路 402 包括存储器控制器 406 和传感器 408。第一电路 402 可以是存储器管芯。传感器 408 可以是漏泄传感器或温度传感器。第二电路 404 具有活跃性控制器 410 和温度传感器 412。第二电路 404 可以是处理器或处理器的一部分。

[0106] 中央热管理单元 400 接收来自传感器 408 的数据和 / 或来自温度传感器 412 的温度数据。当传感器 408 是漏泄传感器时,中央热管理单元 400 可以接收来自传感器 408 的漏泄电流数据。漏泄电流数据可以是电流数据或电压数据。然而,当传感器 408 是温度传感器时,中央热管理单元 400 可以接收来自传感器 408 的温度数据。基于收到的漏泄电流数据和 / 或温度数据,中央热管理单元 400 确定是否需要降低第一电路 402 和 / 或第二电路 404 的活跃性。

[0107] 如果需要降低第一电路 402 的活跃性,则中央热管理单元 400 与存储器控制器 406 通信并且指令存储器控制器 406 降低第一电路 402 的活跃性。在一些实现中,中央热管理单元 400 指定要使用哪种技术来降低第一电路 402 的活跃性。在一些实现中,中央热管理单元 400 指令存储器控制器 406 降低第一电路 402 的活跃性,但存储器控制器 406 确定要使用哪种技术来降低第一电路 402 的活跃性。

[0108] 如果需要降低第二电路 404 的活跃性,则中央热管理单元 400 与活跃性控制器单元 410 通信并且指令活跃性控制器单元 410 降低第二电路 404 的活跃性。

[0109] 再一次,应当注意,中央热管理单元和存储器控制器、活跃性控制器和传感器之间的通信可以在两个方向上进行并且不限于单向通信。例如,存储器控制器 406 和 / 或活跃性控制器 410 可以提供数据并且与中央热管理单元 400 通信。

[0110] 描述了多个管芯的中央热管理单元的各种实现,现在将描述中央热管理单元可执行的各个流程图。

[0111] 图 5 解说了中央热管理单元可以执行以管制一个或多个管芯和 / 或电路的方法的流程图。如图 5 所示,该方法测量(在 502)管芯(例如,封装中的存储器管芯)的漏泄电流。不同的实现可以不同地测量漏泄电流。在一些实现中,该方法可以通过测量跨管芯的压降来测量漏泄电流。一旦测量了漏泄电流,该方法确定(在 504)漏泄电流是否在漏泄电流阈值内。再一次,不同的实现可以不同地作出这一确定。在一些实现中,该方法可以将测得漏泄电流与最大漏泄电流值作比较。在其它实现中,该方法可以将管芯的测得压降与压降阈值(例如,给定工作电压的最大压降)作比较。在又一实现中,该方法可以基于测得漏泄电流来确定管芯的温度并且将所确定的温度与可允许温度阈值(例如,最大温度)作比较。

[0112] 如果该方法确定(在 504)漏泄电流不在漏泄电流阈值内,则该方法继续至降低(在 506)管芯(例如,第一管芯)的活跃性。该方法可以通过使用以上描述的任何技术来降低管芯的活跃性。例如,该方法可以指令存储器控制器降低管芯的活跃性。这可以通过利用以上提及的任何技术(例如,动态电压和频率调节(DVFS)/动态频率调节(DFS)、时钟门控、断电)来完成。

[0113] 然而,如果该方法确定(在 504)漏泄电流在漏泄电流阈值内或者在降低(在 506)管芯的活跃性之后,该方法确定(在 508)是否要结束封装的热管理。如果方法确定(在 508)不结束热管理,则该方法继续回到 502 以测量另一漏泄电流。然而,当该方法确定(在 508)要结束封装的热管理时,该方法结束。

[0114] 图 5 解说了中央热管理单元可以在一个管芯上执行的方法的流程图。但图 5 的方法也可实现在包括多个管芯的封装中。现在将描述中央热管理单元可以执行的方法的另一流程图。

[0115] 图 6 解说了中央热管理单元可以执行以管制一个或多个管芯和 / 或电路的方法的流程图。图 6 类似于图 5,除了图 6 涉及基于封装中第一管芯的漏泄电流来降低封装中第二管芯的活跃性。图 6 的方法可以在包括通过穿板通孔(TSV)彼此耦合的两个管芯的封装中执行。TSV 可位于第一管芯和 / 或第二管芯中。

[0116] 如图 6 所示,该方法测量(在 602)封装中第一管芯(例如,存储器管芯)的漏泄电流。如上所提及的,不同的实现可以不同地测量漏泄电流。在一些实现中,该方法可以通过测量跨第一管芯的压降来测量漏泄电流。一旦测量了(在 602)漏泄电流,该方法确定(在 604)第一管芯的漏泄电流是否在漏泄电流阈值内。再一次,不同的实现可以不同地作出这一确定。在一些实现中,该方法可以将测得漏泄电流值与最大漏泄电流值作比较。在其它实现中,该方法可以将第一管芯的测得压降与压降阈值(例如,给定工作电压的最大压降)作比较。在又一实现中,该方法可以基于测得漏泄电流来确定第一管芯的温度并且将所确定的温度与可允许温度阈值(例如,最大温度)作比较。

[0117] 如果该方法确定(在 604)漏泄电流不在漏泄电流阈值内,则该方法继续至降低(在 606)封装中第二管芯的活跃性。在一些实现中,该方法可以通过基于第一管芯的属性(例如,漏泄电流、压降)降低第二管芯的活跃性来控制第一管芯的温度。该方法可以通过使用以上描述的任何技术来降低第二管芯的活跃性。例如,当第二管芯是存储器管芯时,该方法可指令存储器控制器降低第二管芯的活跃性。当第二管芯是处理器时,该方法可以指令活跃性控制器单元降低处理器的活跃性。这可以通过利用以上提及的任何技术(例如,动态电压和频率调节(DVFS)/动态频率调节(DFS)、时钟门控、断电)来完成。

[0118] 然而,如果该方法确定(在 604)漏泄电流在漏泄电流阈值内或者在降低(在 606)第二管芯的活跃性之后,该方法确定(在 608)是否要结束封装的热管理。如果方法确定(在 608)不结束热管理,则该方法继续回到 602 以测量另一漏泄电流。然而,当该方法确定(在 608)要结束封装的热管理时,该方法结束。

[0119] 图 5-6 解说了当第一管芯中的传感器是漏泄传感器时的流程图。如上所提及的,在一些实现中,传感器可以是温度传感器。

[0120] 图 7 解说了当传感器是温度传感器时中央热管理单元可以执行以管制一个或多个管芯的方法的流程图。图 7 类似于图 6,除了图 7 解说了基于温度读数的方法。图 7 的方法可以在包括通过穿板通孔(TSV)彼此耦合的两个管芯的封装中执行。TSV 可位于第一管芯和 / 或第二管芯中。

[0121] 如图 7 所示,该方法测量(在 702)封装中第一管芯的温度。第一管芯可以是存储器管芯。在一些实例中,温度传感器用于测量第一管芯的温度。第一管芯可包括穿板通孔(TSV)。一旦测量了(在 702)温度,该方法确定(在 704)第一管芯的温度是否在温度阈值

内。再一次,不同的实现可以不同地作出这一确定。在一些实现中,该方法可以将测得温度与最大温度值作比较。

[0122] 如果该方法确定(在 704)温度不在温度阈值内,则该方法继续至降低(在 706)封装中第二管芯的活跃性。在一些实现中,该方法通过基于第一管芯的属性(例如,温度)降低第二管芯的活跃性来控制第一管芯的温度。该方法可以通过使用以上描述的任何技术来降低第二管芯的活跃性。例如,当第二管芯是处理器时,该方法可以指令活跃性控制器单元降低第二管芯的活跃性。这可以通过利用以上提及的任何技术(例如,动态电压和频率调节(DVFS)/动态频率调节(DFS)、时钟门控、断电)来完成。当第二管芯是存储器管芯时,该方法可指令存储器控制器降低第二管芯的活跃性。

[0123] 然而,如果该方法确定(在 704)温度在阈值温度值内或者在降低(在 706)第二管芯的活跃性之后,该方法确定(在 708)是否要结束封装的热管理。如果方法确定(在 708)不结束热管理,则该方法继续回到 702 以测量另一温度。然而,当该方法确定(在 708)要结束封装的热管理时,该方法结束。

[0124] 在一些实现中,图 6-7 的方法还可测量封装中第二管芯的温度,并且至少部分地基于第二管芯的测得温度来降低第二管芯的活跃性。在这些实例中,该方法可以在图 6 的 602(或图 7 的 702)处或在图 6 的 606(或图 7 的 706)处降低第二管芯的活跃性之前的某一点处测量第二管芯的温度。此外,在测量第二管芯的温度时,该方法在降低第二管芯的活跃性时可以与第一管芯的测得漏泄电流或温度相结合地或分开地考虑测得温度。另外,在一些实现中,图 5-7 的方法被执行若干次以便使得第一管芯的温度在可容忍范围内。

[0125] 此外,图 5-7 解说了降低管芯的活跃性的流程图。然而在一些实现中,图 5-7 的以上方法可用于控制和限制管芯的活跃性的增加。即,中央热管理单元可用于限制存储器控制器和/或活跃性控制器单元发起的任何潜在增加。而且,当增加管芯活跃性不会使得管芯超过温度容差和/或漏泄电流阈值时,中央管理单元还可发起管芯的活跃性的增加。因而,中央管理单元可充当管芯的活跃性的保护和/或守卫。

[0126] 如上所述,在一些实例中,中央热管理单元可以增加一个或多个管芯的活跃性。例如,在一些实现中,中央热管理单元可以降低封装中处理器的活跃性同时增加存储器管芯的活跃性。这一过程可以并发地或顺序地完成。存储器管芯活跃性的增加可以是临时性的并且被完成以确保当温度处于存储器温度容差范围的较高端时没有数据丢失。如前所讨论的,在较高温度时,存储器管芯(例如 SDRAM)可遭受较高的漏泄电流,这导致较高的数据丢失率。为了缓解或最小化数据丢失,增加存储器的刷新速率。刷新速率可以被维持在较高水平,直到存储器管芯和/或封装的温度由于处理器(其是封装中的主要热源)活跃性下降而降低。一旦温度被降低,存储器管芯的活跃性可被降低至正常水平或恰适水平。

[0127] 此外,在一些实现中,图 6-7 的方法还可测量封装中第二管芯的温度,并且至少部分地基于第二管芯的测得温度来降低第二管芯的活跃性。在这些实例中,该方法可以在图 6 的 602(或图 7 的 702)处或在图 6 的 606(或图 7 的 706)处降低第二管芯的活跃性之前的某一点处测量第二管芯的温度。此外,在测量第二管芯的温度时,该方法在降低第二管芯的活跃性时可以与第一管芯的测得漏泄电流或温度相结合地或分开地考虑测得温度。在一些实现中,图 5-7 的方法被执行若干次以便使得第一管芯的温度在容差范围内。

[0128] 图 8 解说了中央热管理单元如何基于漏泄电流读数和/或温度读数来管制电路的

活跃性的又一概念性图解。图 8 解说了中央热管理单元 800、第一电路 802、第二电路 804、传感器 806 和存储器控制器 808。第一和第二电路 802-804 可以是管芯或者可以是作为管芯的一部分的电路。传感器 806 可以是漏泄传感器或温度传感器。图 8 类似于图 4，除了传感器 806 和存储器控制器 808 与第一电路 802 分开。第二电路 804 具有活跃性控制器单元 810 和温度传感器 812。

[0129] 中央热管理单元 800 接收来自传感器 806 的数据和 / 或来自温度传感器 812 的温度数据。当传感器 806 是漏泄传感器时，中央热管理单元 800 可以接收来自传感器 806 的漏泄电流数据。然而，当传感器 806 是温度传感器时，中央热管理单元 800 可以接收来自传感器 806 的温度数据。基于收到的漏泄电流数据和 / 或温度数据，中央热管理单元 800 确定是否需要降低第一电路 802 和 / 或第二电路 804 的活跃性。如果需要降低第二电路 804 的活跃性，则中央热管理单元 800 与活跃性控制器单元 808 通信并且指令活跃性控制器 808 降低第二电路 804 的活跃性。

[0130] 在一些实现中，中央热管理单元可以通过使用封装中处理器的温度传感器但利用封装中其它管芯（例如存储器管芯）的温度容差范围来管理和控制封装的温度。使用温度曲线和建模，中央热管理单元可以测量处理器处的温度并且使用这一温度来预测和 / 或近似封装和 / 或封装中其它管芯的温度。如果温度曲线和 / 或模型预测附近管芯或封装的温度将超过某一阈值，则中央热管理单元可以降低处理器的活跃性。因而，这一办法允许在无须依赖众多传感器的情况下对封装进行热管理。

[0131] 图 2A-2C、3、4、8 解说了具有温度传感器的处理器。然而在一些实现中，处理器可具有漏泄传感器。另外，存储器和处理器可各自具有多个传感器，包括漏泄传感器和温度传感器的组合。

[0132] 在以上附图中，对中央热管理单元作出众多引用。中央热管理单元可以按许多方式实现在封装中。图 9 概念性地解说了可以在封装（例如，SiP、SoG）中的中央热管理单元 900。中央热管理单元 900 可以是管芯（例如，处理器）的电路的一部分，或者其可以是封装中其自己的管芯。中央热管理单元 900 还可以是存储在计算机 / 处理器可读存储介质中的代码。中央热管理单元 900 还可以是半导体器件、系统和 / 或封装，或者是半导体器件、系统和 / 或封装中跨封装中的若干电路和 / 或管芯分布的一部分。

[0133] 如图 9 中所示，中央热管理单元 900 包括中央热管理 (CTM) 逻辑电路 / 模块 902、温度传感器接口模块 904、漏泄传感器接口模块 906、控制器接口模块 908、以及芯片 / 管芯接口模块 910。CTM 逻辑电路 / 模块 902 通过控制和管理封装中管芯的温度和活跃性来执行管芯和 / 或封装的热管理。CTM 逻辑电路 / 模块 902 可以利用以上描述的技术来控制和管理封装中管芯的温度和活跃性，包括使用热曲线和查找表。

[0134] CTM 逻辑电路 / 模块 902 可以耦合至温度传感器接口模块 904，该温度传感器接口模块 904 允许 CTM 逻辑模块 902 接收来自温度传感器 912 的数据。CTM 逻辑电路 / 模块 902 可以耦合至漏泄传感器接口模块 906，该漏泄传感器接口模块 906 允许 CTM 逻辑电路 / 模块 902 接收来自漏泄传感器 914 的数据。如图 9 中所示，CTM 逻辑电路 / 模块 902 可进一步耦合至控制器接口模块 908，该控制器接口模块 908 允许 CTM 逻辑电路 / 模块 902 与控制器 916（例如，存储器控制器、活跃性控制器）往返通信。最后，CTM 逻辑电路 / 模块 902 还可耦合至芯片 / 管芯接口模块 910，该芯片 / 管芯接口模块 910 允许 CTM 逻辑电路 / 模块 902

与管芯 918 通信。

[0135] CTM 逻辑电路 / 模块 902 还可包括温度电路 / 模块 920、漏泄电路 / 模块 922、活跃性电路 / 模块 924、热曲线电路 / 模块 926。温度电路 / 模块 920 用于分析温度数据。漏泄电路 / 模块 922 用于分析漏泄电流数据, 包括压降数据。活跃性电路 / 模块 924 用于确定和控制管芯的活跃性。这包括要增加还是降低管芯的活跃性。热曲线电路 / 模块 926 用于存储与封装的热曲线和 / 或建模有关的数据。

[0136] 描述了中央热管理单元的各种结构和操作实现, 现在下文将描述一种用于制造包括中央热管理单元的封装 (例如 SiP、SoG) 的方法。

[0137] 示例性制造具有中央热管理单元的封装

[0138] 图 10 解说了一种用于制造包括中央热管理单元的封装的方法 1000。该方法始于提供 (在 1002) 封装基板。封装基板可以是半导体基板或玻璃基板。接着, 该方法将第一管芯置于 (在 1004) 封装基板上。第一管芯可包括穿板通孔 (TSV)。在一些实现中, 第一管芯可以是处理器或存储器管芯。第一管芯可以通过第一管芯的穿板通孔 (TSV) 耦合至封装基板。第一管芯还可包括中央热管理单元。在这些实例中, 将第一管芯置于封装基板上还包括将中央热管理单元置于封装内。在一些实现中, 第一管芯还可包括温度传感器和 / 或漏泄传感器。由此, 在一些实现中, 放置第一管芯还可包括放置温度传感器和 / 或漏泄传感器。

[0139] 一旦放置了 (在 1004) 第一管芯, 该方法将第二管芯置于 (在 1006) 毗邻第一管芯 (例如, 将第二管芯置于第一管芯顶部)。第二管芯可以能够加热第一管芯。在一些实现中, 第二管芯通过 TSV 耦合至第二管芯。TSV 可位于第一管芯和 / 或第二管芯中。第二管芯可以是存储器管芯。在一些实现中, 第二管芯可包括漏泄传感器和 / 或温度传感器。在这些实例中, 放置 (在 1006) 第二管芯还包括将漏泄传感器和 / 或温度传感器置于封装内。第二管芯可以是处理器。第二管芯可包括中央热管理单元。在这些实例中, 将第二管芯置于 (在 1006) 封装基板上还包括将中央热管理单元置于封装内。

[0140] 该方法将传感器 (例如温度 / 漏泄传感器) 置于 (在 1008) 封装内。在一些实现中, 传感器被配置成测量第一管芯的属性 (例如温度 / 漏泄电流)。

[0141] 不同的实现可以将传感器不同地置于封装中。在一些实现中, 传感器被置于毗邻第一管芯和 / 或第二管芯。传感器可以是第一管芯或第二管芯的一部分。在一些实现中, 放置传感器可包括在第一管芯或第二管芯被置于封装基板上之前将传感器置于第一管芯或第二管芯周围 (例如, 放置在其中或其附近)。如上所提及的, 在一些实现中, 在第一管芯或第二管芯被置于封装中 (例如在 1004 和 / 或在 1006) 时可以放置传感器。

[0142] 该方法将热管理单元置于 (在 1010) 封装内。在一些实现中, 热管理单元被配置成基于第一管芯的属性 (例如第一管芯的温度 / 漏泄电流) 通过控制第一管芯和 / 或第二管芯的活跃性 (例如, 降低第一管芯和 / 或第二管芯的活跃性) 来控制第一管芯的温度。

[0143] 不同的实现可以将热管理单元不同地置于封装中。在一些实现中, 热管理单元被置于毗邻第一管芯和 / 或第二管芯。热管理单元可以是第一管芯或第二管芯的一部分。在一些实现中, 放置热管理单元可包括在第一管芯或第二管芯被置于封装基板上之前将热管理单元置于第一管芯或第二管芯周围 (例如, 放置在其中或其附近)。如上所提及的, 在一些实现中, 在第一管芯或第二管芯被置于封装中 (例如在 1004 和 / 或在 1006) 时可以放置

热管理单元。

[0144] 在将第一管芯和第二管芯（以及传感器和热管理单元）置于封装内之后，通过放置覆盖来封装（在 1012）第一管芯和第二管芯，这创建了封装（例如系统级封装（SiP））并且该方法结束。不同的接合工艺（例如热压缩接合、回流接合）可用于将管芯耦合至基板。在一些实现中，两个以上的管芯被置于封装内。另外，中央热管理单元可以是在封装内的多个管芯中的任一个管芯的一部分或者是其自己的管芯。此外，漏泄传感器可以与第二管芯分开，而不是集成到第二管芯的电路内。

[0145] 示范性电子设备

[0146] 图 11 解说了可与任何前述集成电路、管芯、芯片或封装集成的各种电子设备。例如，移动电话 1102、膝上型计算机 1104 以及固定位置终端 1106 可包括具有中央热管理单元的集成电路（IC）1100。IC 1100 可以是例如本文所述的集成电路、管芯或封装中的任何一种。图 11 中所解说的设备 1102、1104、1106 仅是示例性的。其它电子设备也可以 IC 1100 为其特征，此类电子设备包括但不限于移动设备、手持式个人通信系统（PCS）单元、便携式数据单元（诸如个人数字助理）、有 GPS 能力的设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单位（诸如仪表读取设备）、通信设备、智能电话、平板计算机或存储或检索数据或计算机指令的任何其它设备，或者其任何组合。

[0147] 术语

[0148] 措辞“示范性”在本文中用于表示“用作示例、实例或解说”。本文中描述为“示范性”的任何实现或方面不必被解释为优于或胜过本公开的其他方面。同样，术语“方面”不要求本公开的所有方面都包括所讨论的特征、优点或操作模式。术语“耦合”在本文中被用于指两个对象之间的直接或间接耦合。例如，如果对象 A 物理地接触对象 B，且对象 B 接触对象 C，则对象 A 和 C 可仍被认为是彼此耦合的——即便它们并非彼此直接物理接触。例如，第一管芯可以在封装中耦合至第二管芯，即便第一管芯从不直接与第二管芯物理接触。

[0149] 根据本公开的各方面，术语晶片和基板在本文可被用于包括具有藉以形成集成电路（IC）的暴露表面的任何结构。术语“管芯”可以在此处用于包括 IC。管芯可包括一个或多个电路。术语基板被理解为包括半导体晶片。术语基板还被用于指制造期间的半导体结构，并且可包括已经在其上制造了的其它层。术语基板包括掺杂和未掺杂半导体、由基半导体支承的外延半导体层、或由绝缘体支承的半导体层、以及本领域技术人员熟知的其它半导体结构。术语绝缘体被定义为包括比一般被本领域技术人员称为导体的材料导电性低的任何材料。术语“单元”可以指代作为管芯和 / 或管芯的电路的一部分的组件。单元可以位于一个管芯内或者单元可以是半导体器件、系统和 / 或封装中在若干管芯和 / 或电路上分布的一部分。因而，单元可以指代物理上和 / 或逻辑上位于若干位置的组件。

[0150] 图 2A-2C、3、4、5、6、7、8、9、10 和 / 或 11 中解说的组件、步骤、特征和 / 或功能中的一个或多个可以被重新安排和 / 或组合成单个组件、步骤、特征或功能，或可以实施在数个组件、步骤、或功能中。也可添加额外的元件、组件、步骤、和 / 或功能而不会脱离本发明。

[0151] 附图中解说的组件、步骤、特征、和 / 或功能之中的一个或多个可以被重新安排和 / 或组合成单个组件、步骤、特征、或功能，或可以实施在若干组件、步骤或功能中。还可添加附加的元件、组件、步骤、和 / 或功能而不会脱离本文中所公开的新颖特征。附图中所解说的装置、设备和 / 或组件可以被配置成执行在这些附图中所描述的一个或多个方法、特征、

或步骤中。本文中描述的新颖算法还可以高效地实现在软件中和 / 或嵌入在硬件中。

[0152] 还应注意,这些实施例可能是作为被描绘为流程图、流图、结构图、或框图的过程来描述的。尽管流程图可能会把诸操作描述为顺序过程,但是这些操作中有许多能够并行或并发地执行。另外,这些操作的次序可以被重新安排。过程在其操作完成时终止。过程可对应于方法、函数、规程、子例程、子程序等。当过程对应于函数时,它的终止对应于该函数返回调用方函数或主函数。

[0153] 此外,存储介质可以代表用于存储数据的一个或多个设备,包括只读存储器 (ROM)、随机存取存储器 (RAM)、磁盘存储介质、光学存储介质、闪存设备、和 / 或其他用于存储信息的机器可读介质。术语“机器可读介质”或“机器可读存储介质”包括,但不被限定于,便携或固定的存储设备、光学存储设备、无线信道以及能够存储、包含或承载指令和 / 或数据的各种其它介质。

[0154] 此外,诸实施例可以由硬件、软件、固件、中间件、微代码、或其任何组合来实现。当在软件、固件、中间件或微码中实现时,执行必要任务的程序代码或代码段可被存储在诸如存储介质之类的机器可读介质或其它存储中。处理器可以执行这些必要的任务。代码段可表示规程、函数、子程序、程序、例程、子例程、模块、软件包、类,或是指令、数据结构、或程序语句的任何组合。通过传递和 / 或接收信息、数据、自变量、参数、或存储器内容,一代码段可被耦合到另一代码段或硬件电路。信息、自变量、参数、数据等可以经由包括存储器共享、消息传递、令牌传递、网络传输等的任何合适的手段被传递、转发、或传输。

[0155] 结合本文中公开的示例描述的各个解说性逻辑块、模块、电路 (例如,处理电路)、元件和 / 或组件可用通用处理器、数字信号处理器 (DSP)、专用集成电路 (ASIC)、现场可编程门阵列 (FPGA) 或其他可编程逻辑组件、分立的门或晶体管逻辑、分立的硬件组件、或其设计成执行本文中描述的功能的任何组合来实现或执行。通用处理器可以是微处理器,但在替换方案中,该处理器可以是任何常规的处理器、控制器、微控制器、或状态机。处理器还可以实现为计算组件的组合,例如 DSP 与微处理器的组合、数个微处理器、与 DSP 核心协作的一个或多个微处理器、或任何其他此类配置。

[0156] 结合本文中公开的示例描述的方法或算法可直接在硬件中、在能由处理器执行的软件模块中、或在这两者的组合中以处理单元、编程指令、或其他指示的形式实施,并且可包含在单个设备中或跨多个设备分布。软件模块可驻留在 RAM 存储器、闪存、ROM 存储器、EPROM 存储器、EEPROM 存储器、寄存器、硬盘、可移动盘、CD-ROM、或本领域中所知的任何其他形式的存储介质中。存储介质可耦合到处理器以使得该处理器能从 / 向该存储介质读写信息。替换地,存储介质可以被整合到处理器。

[0157] 本领域技术人员将可进一步领会,结合本文中公开的实施例描述的各种解说性逻辑块、模块、电路、和算法步骤可被实现为电子硬件、计算机软件、或两者的组合。为清楚地解说硬件与软件的这一可互换性,各种解说性组件、块、模块、电路、和步骤在上面是以其功能性的形式作一般化描述的。此类功能性是被实现为硬件还是软件取决于具体应用和施加于整体系统的设计约束。

[0158] 本文所述的本发明的各种特征可实现于不同系统中而不脱离本发明。应注意,本公开的以上各方面仅是示例,且不应被解释成限定本发明。对本公开的各方面的描述旨在是解说性的,而非限定所附权利要求的范围。例如,以上方法不限于包括使用 TSV 彼此耦合

的管芯的封装。由此,本发明的教导可以现成地应用于其他类型的装置,并且许多替换、修改和变形对于本领域技术人员将是显而易见的。

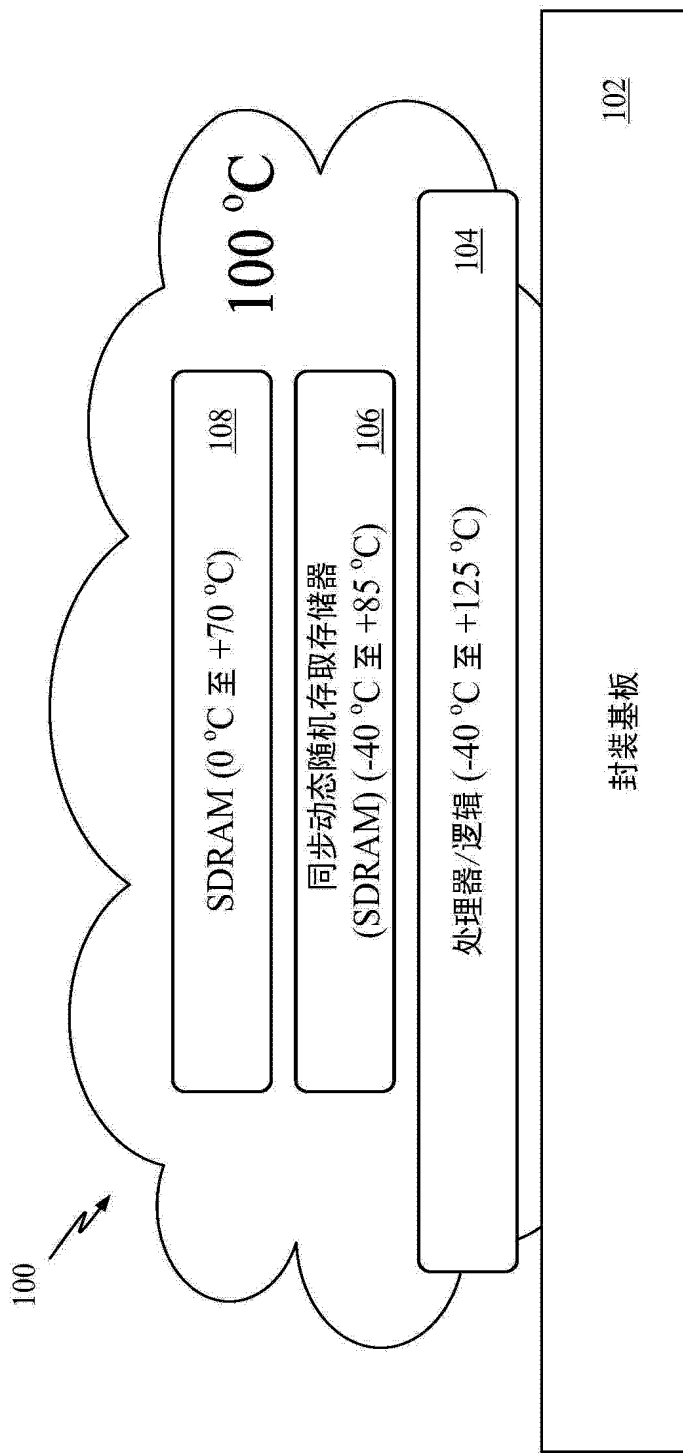


图 1 (现有技术)

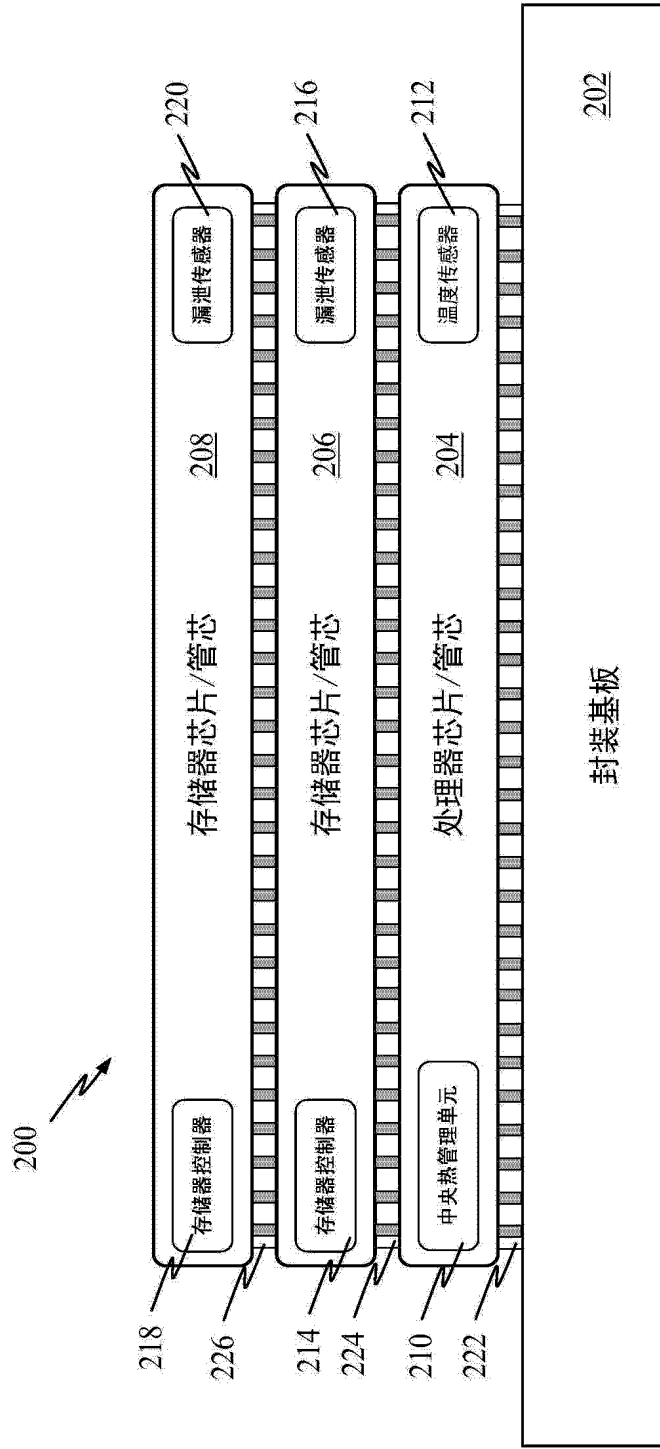


图 2A

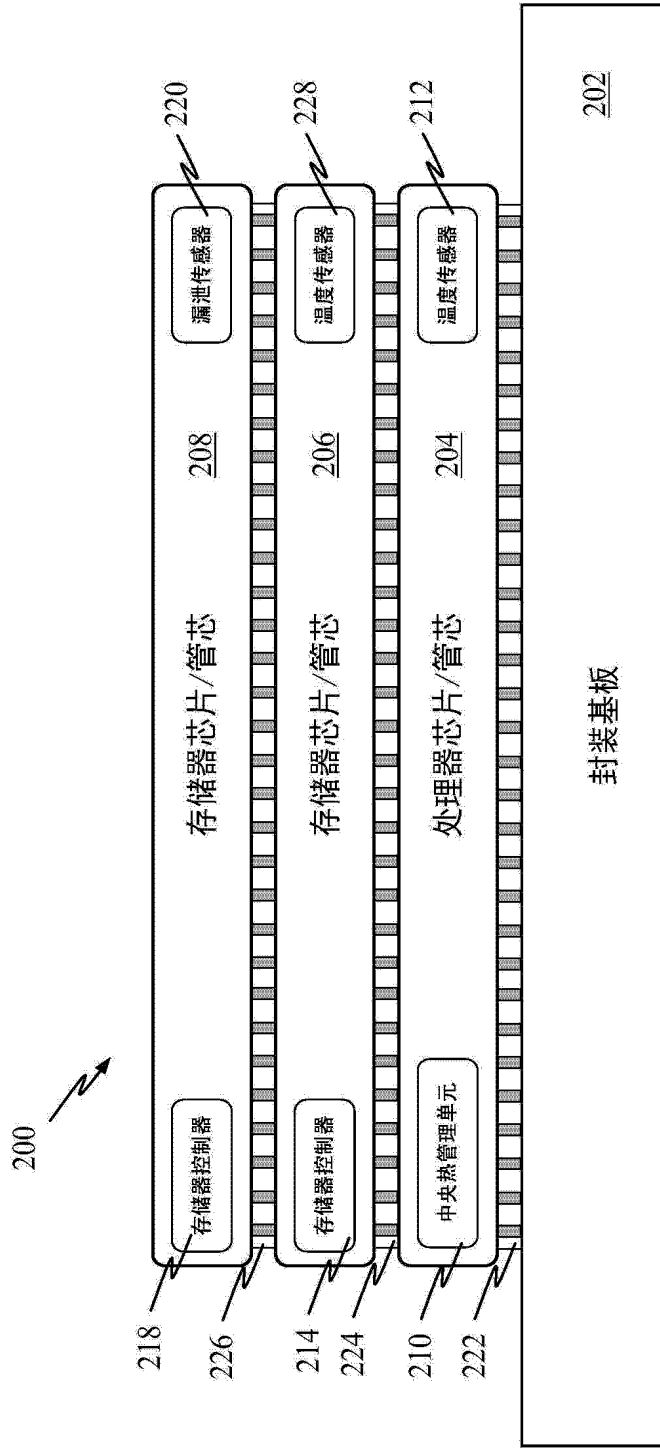


图 2B

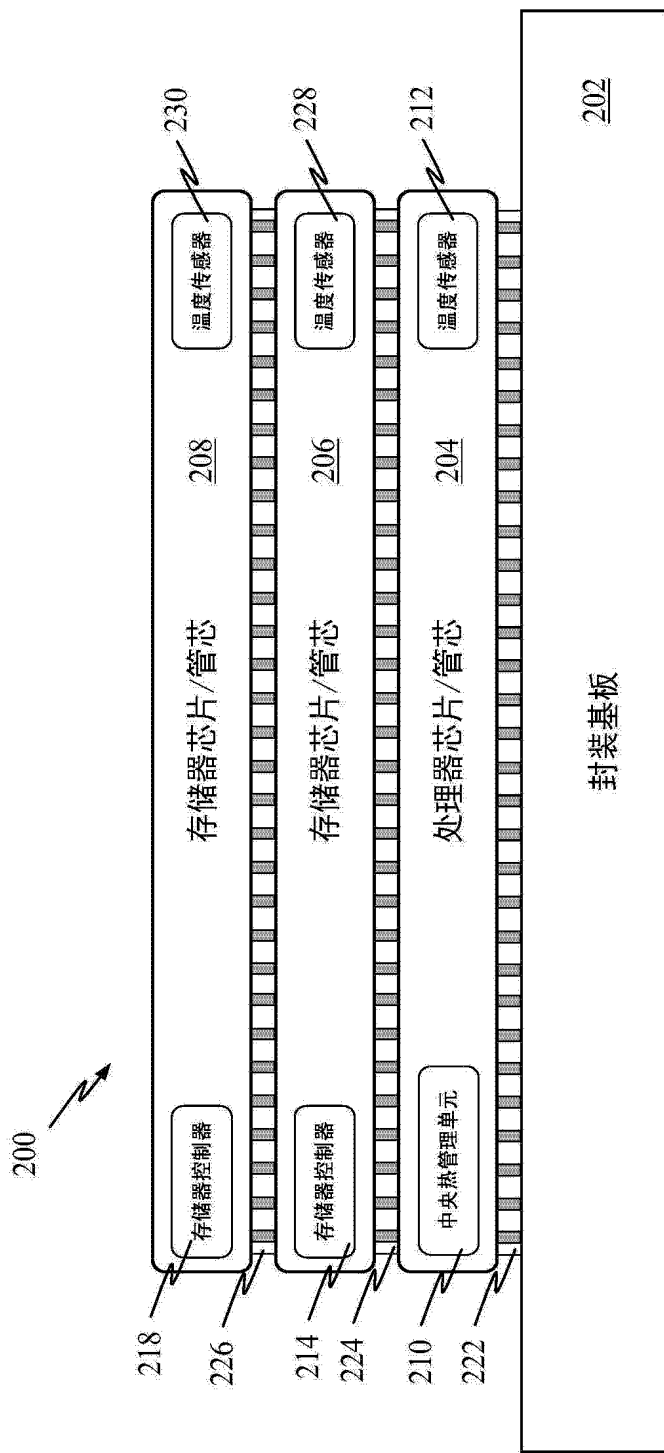


图 2C

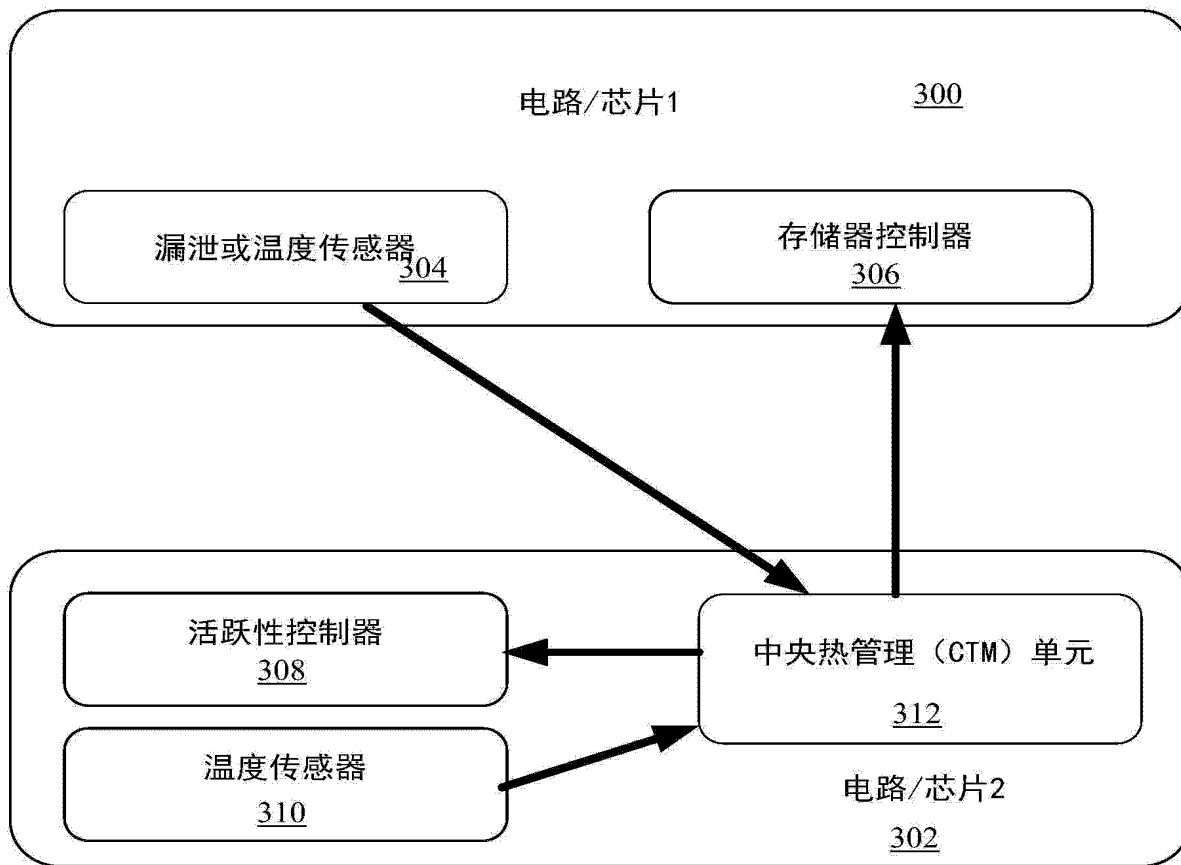


图 3

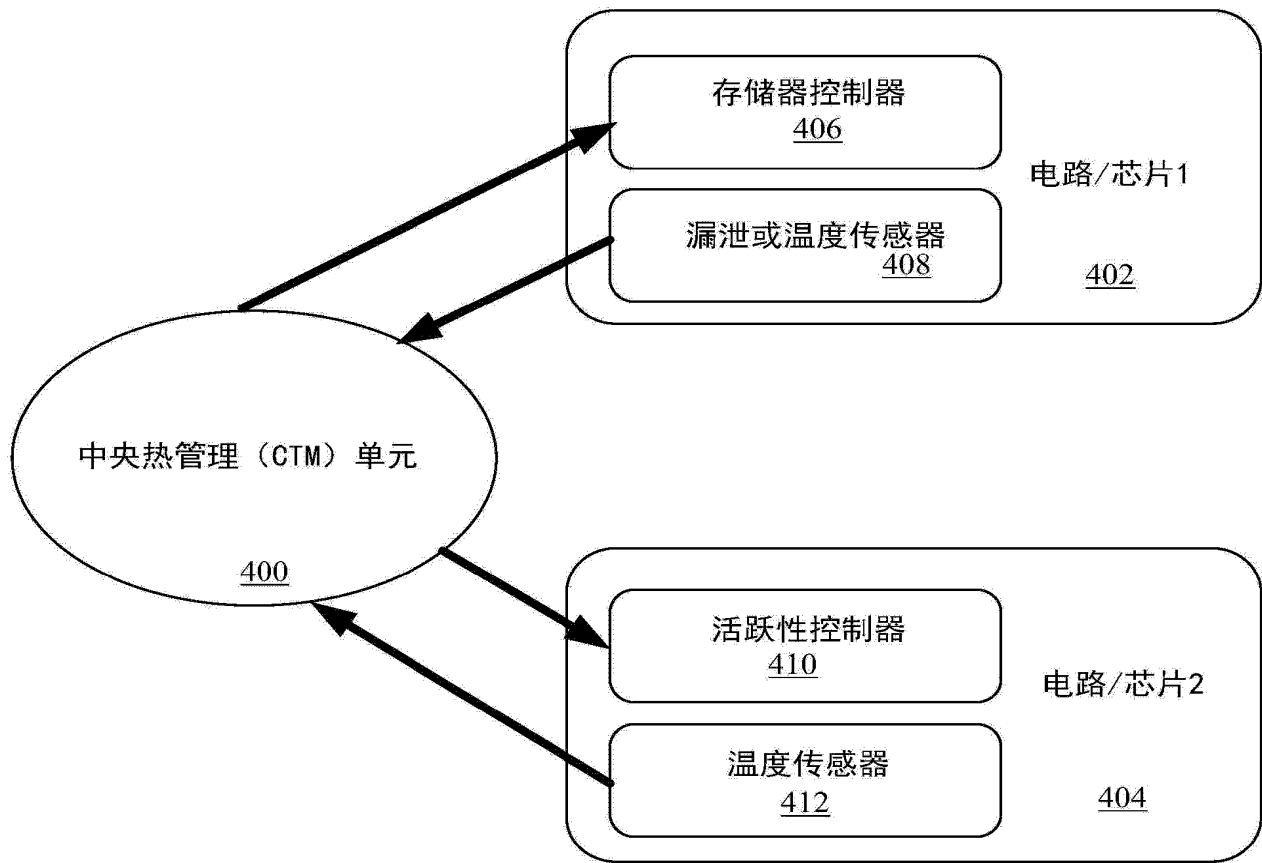


图 4

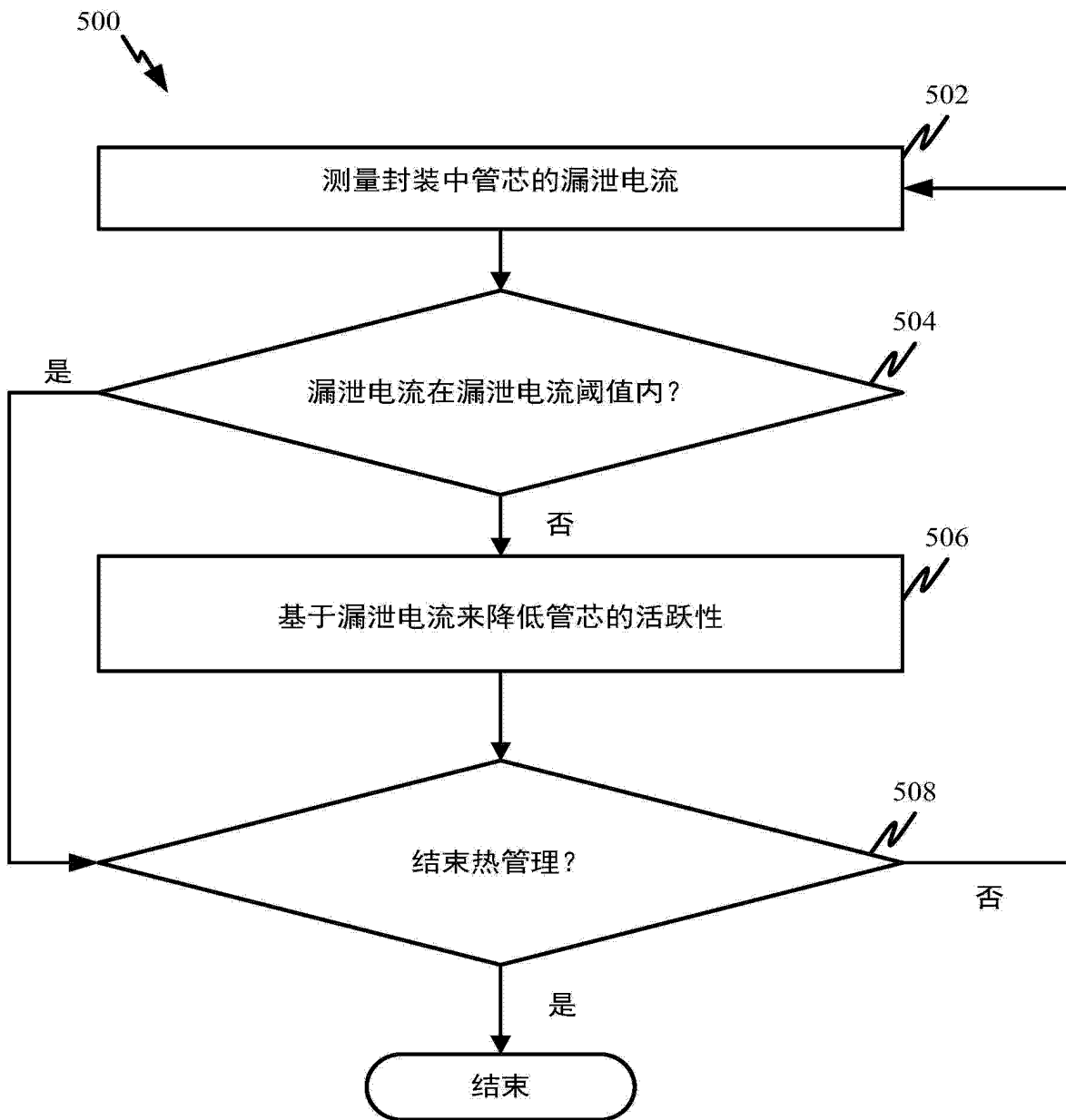


图 5

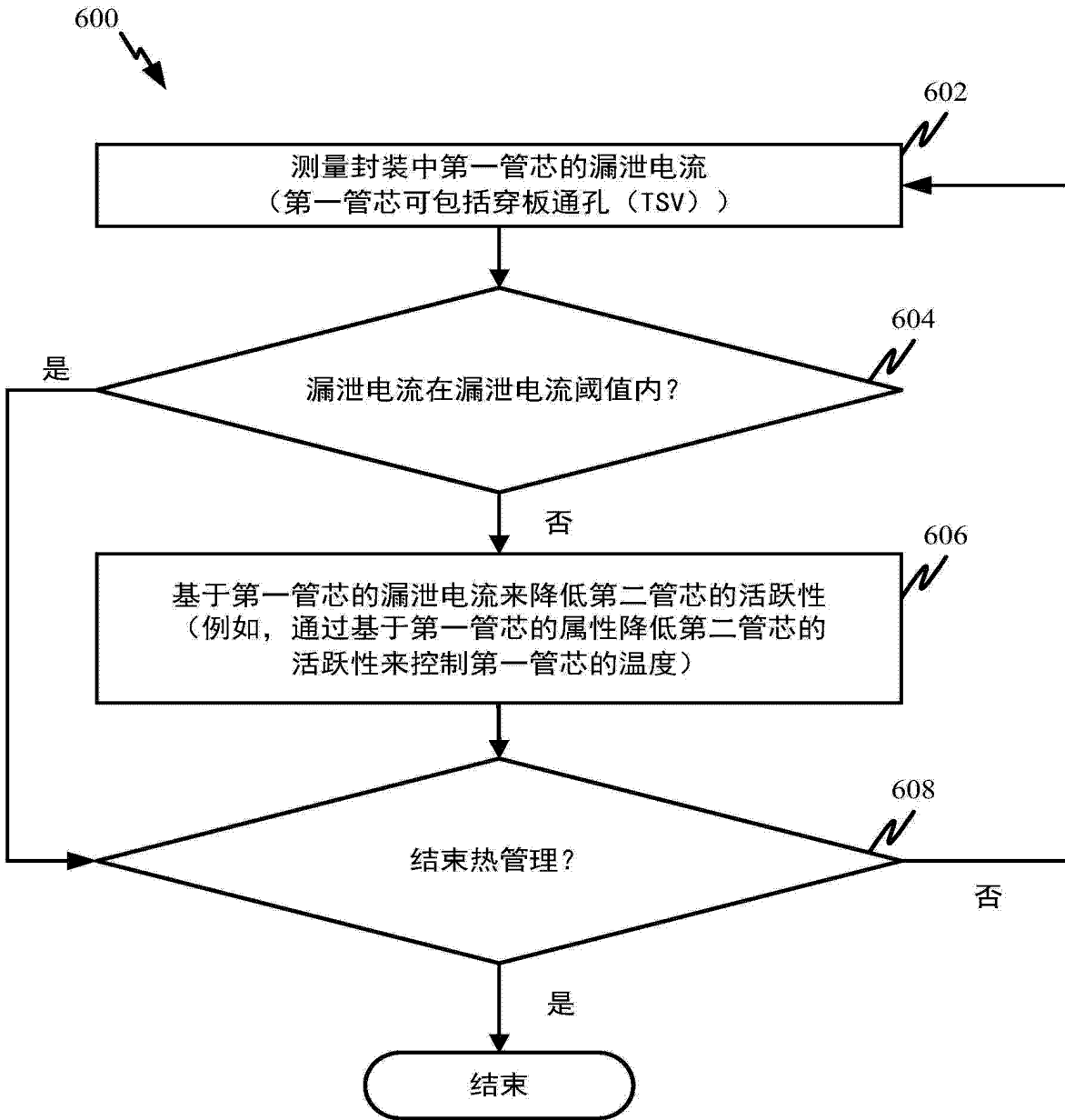


图 6

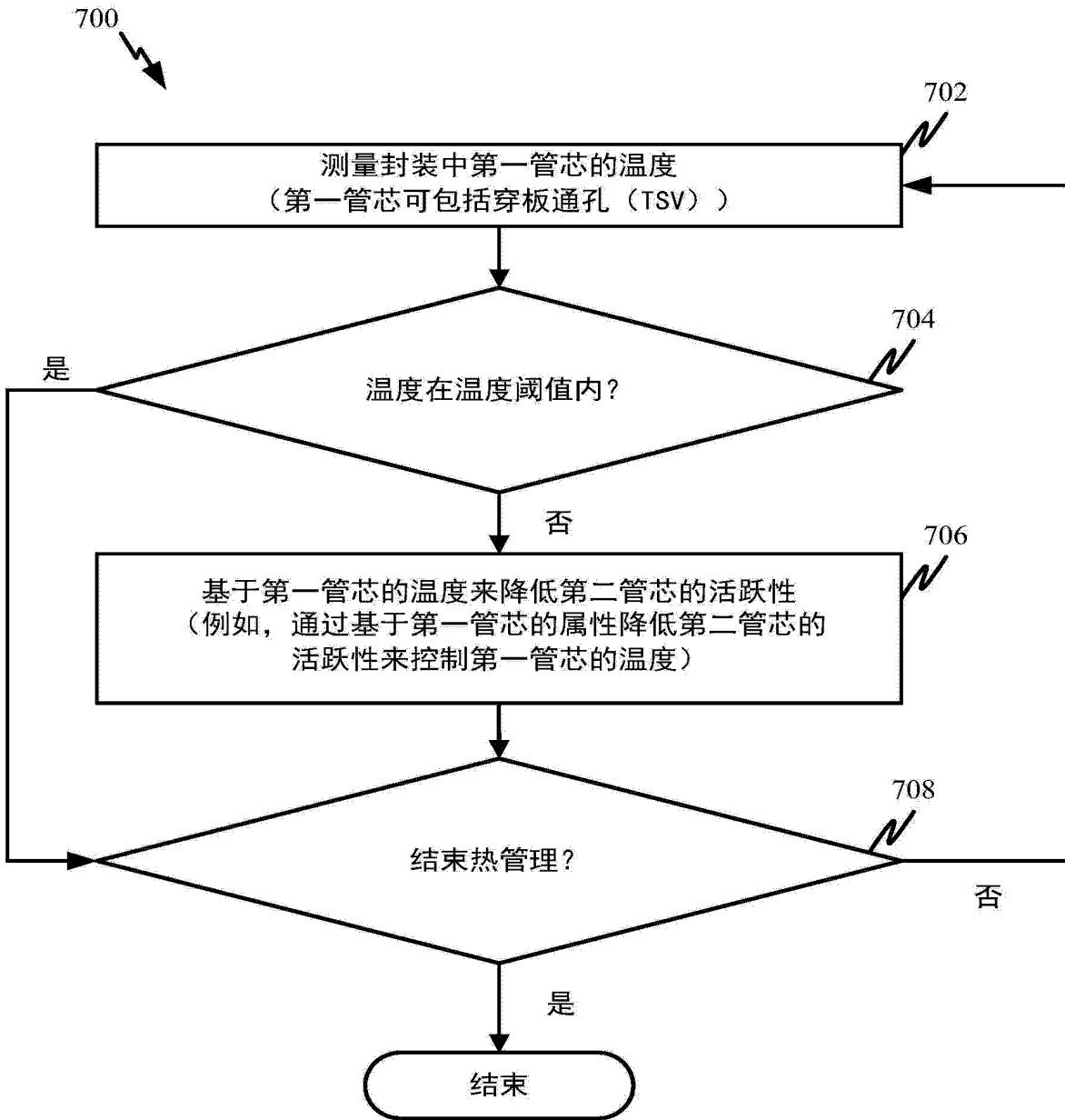


图 7

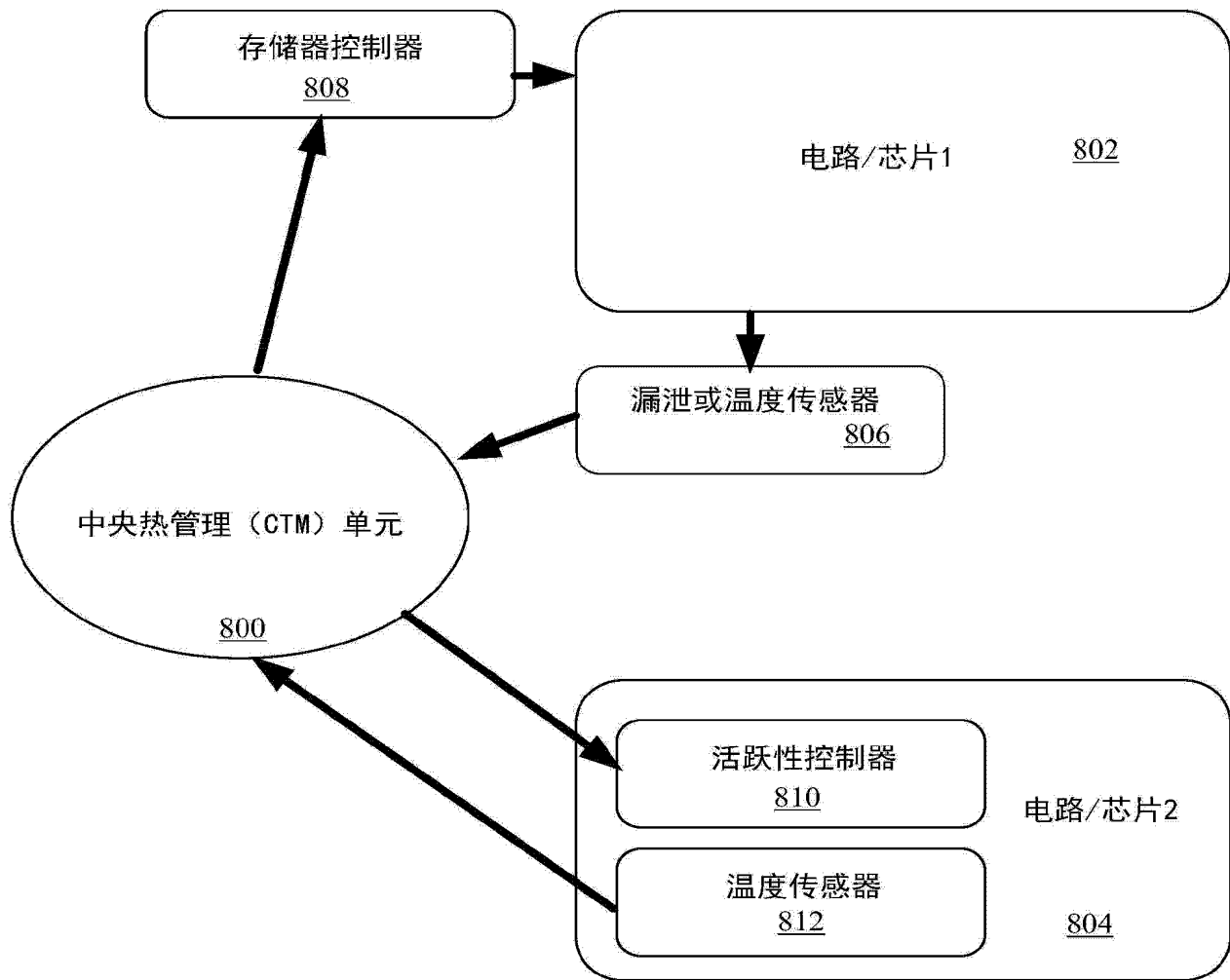


图 8

### 中央热管理 (CTM) 单元

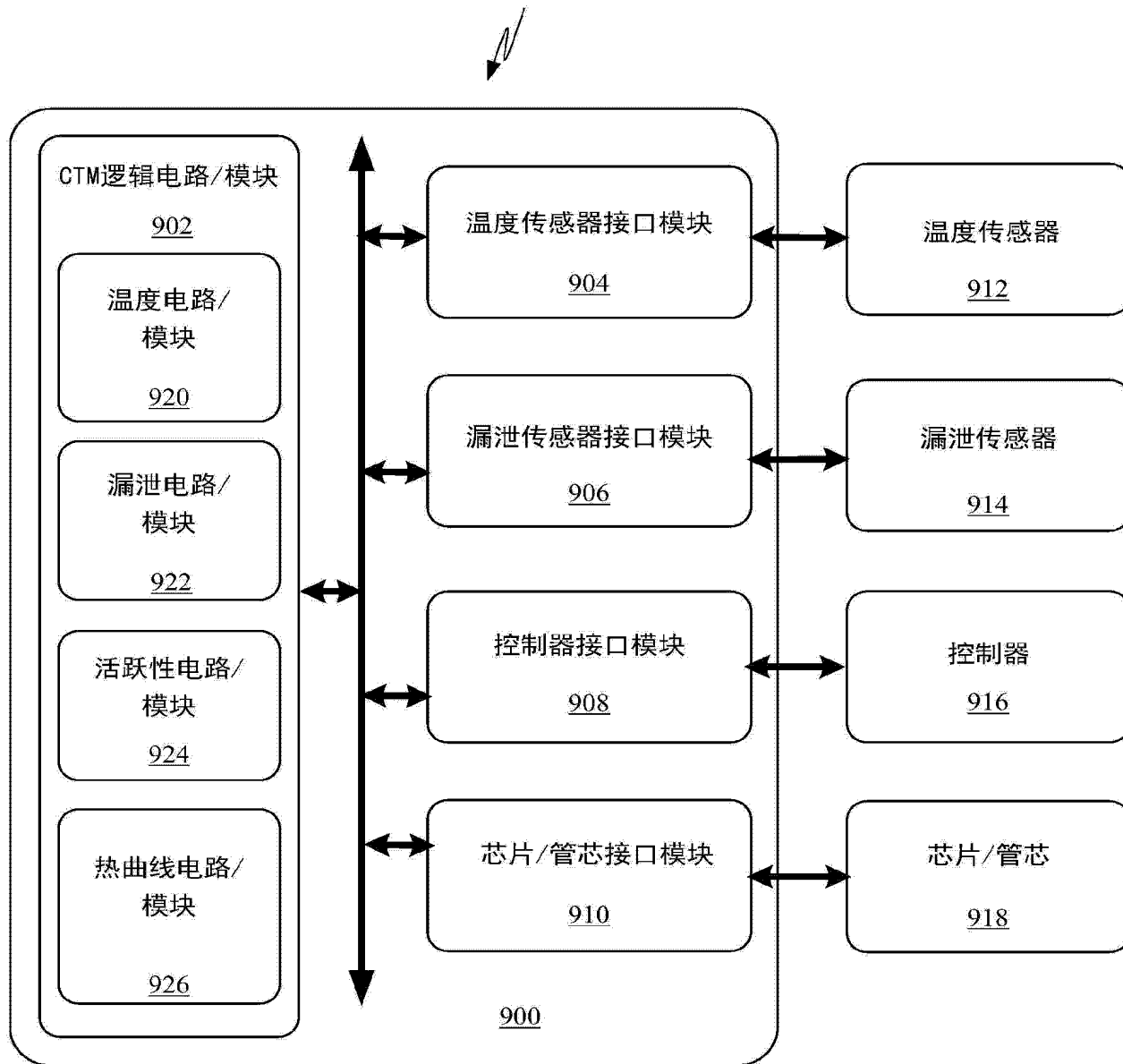


图 9

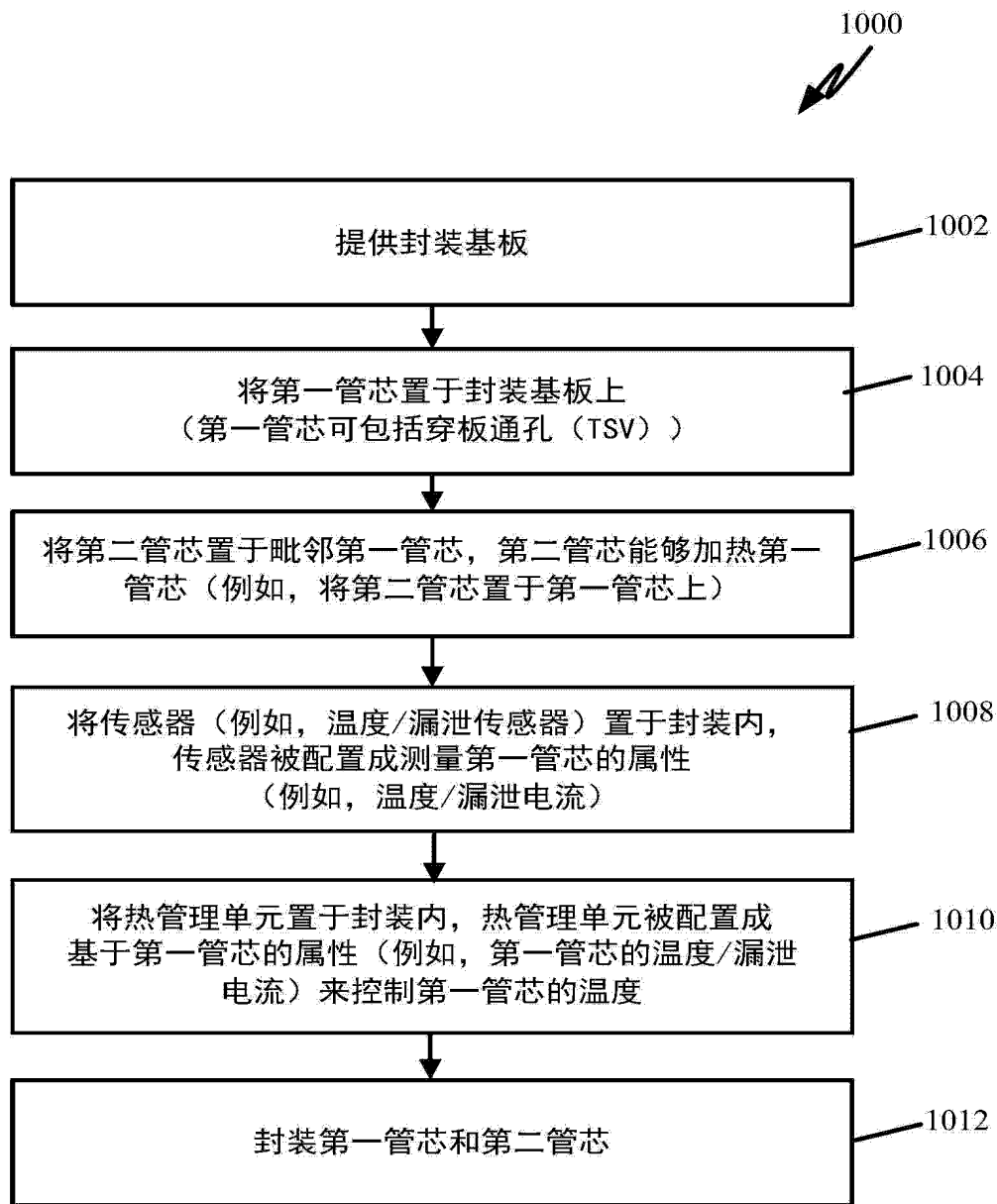


图 10

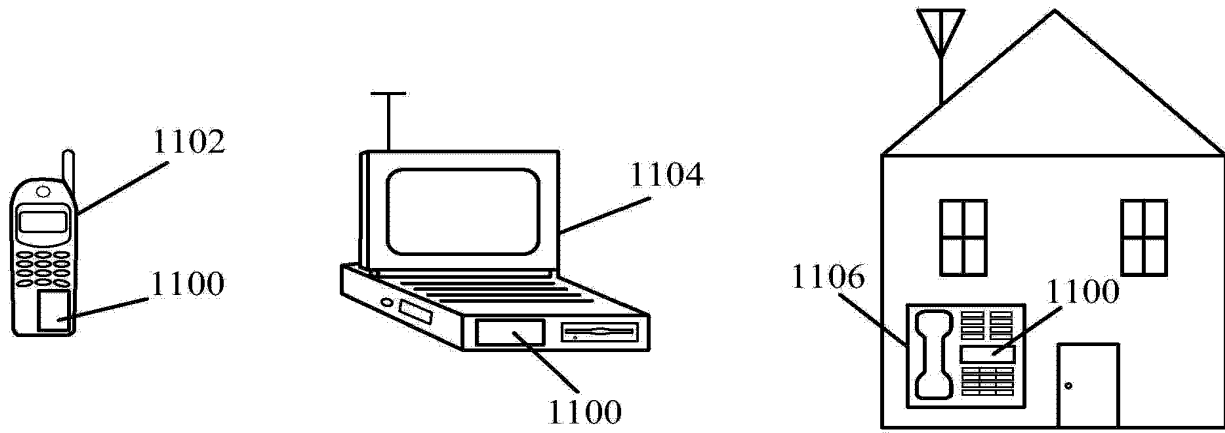


图 11