



(12)发明专利申请

(10)申请公布号 CN 107079578 A

(43)申请公布日 2017.08.18

(21)申请号 201580052054.5

(22)申请日 2015.09.10

(30)优先权数据

62/054,504 2014.09.24 US

(85)PCT国际申请进入国家阶段日

2017.03.24

(86)PCT国际申请的申请数据

PCT/US2015/049419 2015.09.10

(87)PCT国际申请的公布数据

W02016/048676 EN 2016.03.31

(71)申请人 HIQ太阳能股份有限公司

地址 美国加利福尼亚

(72)发明人 A·P·威利斯

(74)专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 欧阳帆

(51)Int.Cl.

H05K 1/02(2006.01)

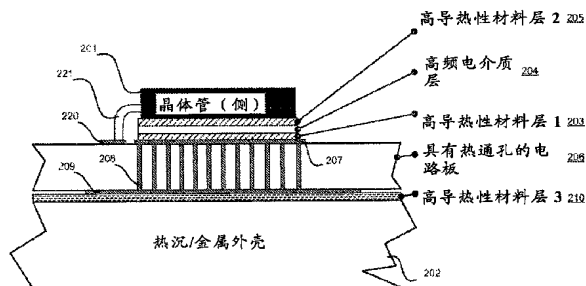
权利要求书2页 说明书4页 附图4页

(54)发明名称

用于快速边缘速率环境的晶体管热管理和EMI管理解决方案

(57)摘要

电子装置安装技术,其中与印刷电路板设计结合使用的绝缘和热阻挡材料产生更高的电气击穿电压同时使热阻和电磁干扰最小化。



1. 一种包括安装在电路基板上用于快速信号边缘速率操作的电子装置的设备,包括:
金属构件;
印刷电路板,机械地耦接至所述金属构件,并包括:
具有彼此相反的第一基板侧和第二基板侧的电气绝缘基板,和
配置在所述第一基板侧上的第一导电层;以及
半导体装置,至少包括第一电极和第二电极,其中
所述第一电极电气地耦接至所述第一导电层的一部分,以及
所述第二电极经由至少一个电介质材料层机械地耦接至所述印刷电路板和金属构件中的一者或两者。
2. 根据权利要求1所述的设备,其中所述印刷电路板还包括在所述第一基板侧和第二基板侧之间的一个或多个热通孔。
3. 根据权利要求1所述的设备,其中:
所述第二电极经由所述至少一个电介质材料层和所述第一导电层的另一部分机械地耦接至所述印刷电路板;以及
所述印刷电路板还包括
第二导电层,配置在所述第二基板侧上,和
一个或多个热通孔,在所述第一导电层的所述另一部分和所述第二导电层的至少一部分之间。
4. 根据权利要求1所述的设备,其中所述印刷电路板
还包括配置在所述第二基板侧上的第二导电层,以及
经由所述第二导电层的至少一部分机械地耦接至所述金属构件。
5. 根据权利要求1所述的设备,其中所述印刷电路板
还包括配置在所述第二基板侧上的第二导电层,以及
通过热传导材料经由所述第二导电层的至少一部分机械地耦接至所述金属构件。
6. 根据权利要求1所述的设备,其中所述印刷电路板经由所述第二基板侧机械地耦接至所述金属构件。
7. 根据权利要求1所述的设备,其中所述印刷电路板通过热传导材料经由所述第二基板侧机械地耦接至所述金属构件。
8. 根据权利要求1所述的设备,其中所述第二电极通过热传导材料经由所述至少一个电介质材料层机械地耦接。
9. 一种将电子装置安装在电路基板上以用于快速信号边缘速率操作的方法,包括:
将印刷电路板机械地耦接至金属构件,其中所述印刷电路板包括
具有彼此相反的第一基板侧和第二基板侧的电气绝缘基板,和
配置在所述第一基板侧上的第一导电层;
将半导体装置的第一电极电气地耦接至所述第一导电层的一部分;以及
经由至少一个电介质材料层将所述半导体装置的第二电极机械地耦接至所述印刷电路板和金属构件中的一者或两者。
10. 根据权利要求9所述的方法,其中所述印刷电路板还包括在所述第一基板侧和第二基板侧之间的一个或多个热通孔。

11. 根据权利要求9所述的方法, 其中:

所述将所述半导体装置的第二电极机械地耦接包括将所述半导体装置的所述第二电极经由所述至少一个电介质材料层和所述第一导电层的另一部分机械地耦接至所述印刷电路板; 以及

所述印刷电路板还包括

第二导电层, 配置在所述第二基板侧上, 和

一个或多个热通孔, 在所述第一导电层的所述另一部分和所述第二导电层的至少一部分之间。

12. 根据权利要求9所述的方法, 其中:

所述印刷电路板还包括配置在所述第二基板侧上的第二导电层, 以及

所述将印刷电路板机械地耦接至金属构件包括: 将所述印刷电路板经由所述第二导电层的至少一部分机械地耦接至所述金属构件。

13. 根据权利要求9所述的方法, 其中:

所述印刷电路板还包括配置在所述第二基板侧上的第二导电层, 以及

所述将印刷电路板机械地耦接至金属构件包括: 将所述印刷电路板通过热传导材料经由所述第二导电层的至少一部分机械地耦接至所述金属构件。

14. 根据权利要求9所述的方法, 其中所述将印刷电路板机械地耦接至金属构件包括: 将所述印刷电路板经由所述第二基板侧机械地耦接至所述金属构件。

15. 根据权利要求9所述的方法, 其中所述将印刷电路板机械地耦接至金属构件包括: 将所述印刷电路板通过热传导材料经由所述第二基板侧机械地耦接至所述金属构件。

16. 根据权利要求9所述的方法, 其中所述将所述半导体装置的第二电极机械地耦接包括: 将所述第二电极通过热传导材料经由所述至少一个电介质材料层机械地耦接。

用于快速边缘速率环境的晶体管热管理和EMI管理解决方案

技术领域

[0001] 本发明涉及被安装用于在快速边缘速率信号环境 (fast edge rate signal environment) 中操作而没有电气装置击穿的晶体管, 并且特别涉及被安装为使得晶体管同时具有低热阻和高电场容纳 (containment) 以减少电磁干扰 (EMI) 的晶体管。

背景技术

[0002] 晶体管的热管理通常通过将晶体管的热调整片 (thermal tab) 附接至热沉 (heat sink) 来实现。晶体管的热调整片通常电气地连接到电极中的一个电极, 以及由此常常期望该热调整片使晶体管壳体 (case) 与热沉电气地绝缘。还期望绝缘材料具有可能的最低热阻, 同时呈现高电阻。

[0003] 当晶体管用在其中切换边缘速度高 (例如, 100V/ns 边缘速率) 并且热调整片电气地连接到具有高边缘速率的节点的电路中时, 这些高边缘速率具有降低通常所采用的绝缘材料的电气击穿电压的效应。另外, 高切换速度和快速边缘速率可能是电磁干扰 (EMI) 的一种起因, 电磁干扰 (EMI) 通常是不期望的并且必须被管理。

[0004] 电路设计、电路板布局以及热材料的选择是为了优化热传导性、EMI 以及电气击穿的折衷。此处所描述的方法的组合效应实现这种折衷。

发明内容

[0005] 根据所要求保护的本发明, 提供一种电子装置安装技术, 其中与印刷电路板设计结合使用绝缘和热阻挡材料产生更高的电气击穿电压, 同时使热阻和电磁干扰最小化。

[0006] 根据所要求保护的本发明的一个实施例, 安装在电路板上用于快速信号边缘速率操作的电子装置包括:

[0007] 金属构件;

[0008] 印刷电路板, 机械地耦接至金属构件, 并包括:

[0009] 具有彼此相反的第一基板侧和第二基板侧的电气绝缘基板, 和配置在第一基板侧上的第一导电层; 以及

[0010] 半导体装置, 至少包括第一电极和第二电极, 其中

[0011] 第一电极电气地耦接至第一导电层的一部分, 以及

[0012] 第二电极经由至少一个电介质材料层机械地耦接至印刷电路板和金属构件中的一者或两者。

[0013] 根据目前所要求保护的本发明的另一个实施例, 将电子装置安装在电路板上用于快速信号边缘速率操作的方法包括:

[0014] 将印刷电路板机械地耦接至金属构件, 其中印刷电路板包括

[0015] 具有彼此相反的第一基板侧和第二基板侧的电气绝缘基板, 和配置在第一基板侧上的第一导电层;

[0016] 将半导体装置的第一电极电气地耦接至第一导电层的一部分; 以及

[0017] 经由至少一个电介质材料层将半导体装置的第二电极机械地耦接至印刷电路基板和金属构件中的一者或两者。

附图说明

[0018] 图1描绘了根据本发明的示例性实施例的晶体管安装实施方式。

[0019] 图2A-2C描绘了根据本发明的另一个示例性实施例的晶体管安装实施方式。

[0020] 图3A-B描绘了半桥电路及其操作。

[0021] 图4A-4D描绘了使用根据本发明的示例性实施例的晶体管安装的半桥电路的示例性布局。

具体实施方式

[0022] 以下参照附图对本发明的示例实施例进行详细说明。这样的说明意图是例示性的而不限制关于本发明的范围。这些实施例被以足以使得本领域技术人员能够实践本发明的详细程度来进行说明,并且应理解的是,其它实施例可以以某些变化的方式来实现而不脱离本主题发明的精神或范围。

[0023] 1. 晶体管安装

[0024] 图1中示出了晶体管安装的实施方式。晶体管(201)附接至印刷电路板(PCB)(206)。晶体管(201)的引脚(示例221)被截短、向下弯曲且被焊接至传导迹线区域(220)。在晶体管(201)和PCB(206)之间是三层热材料(205、204、203)。PCB(206)通过高热传导性材料层(210)附接至热沉(202)以将PCB(206)与热沉(202)电气地隔离同时提供低热阻。在直接在晶体管(201)的主体下方的PCB(206)的任一侧上,PCB(206)具有局部区域的传导迹线(207、209)。所述局部区域的传导迹线借由导热和导电的通孔(via)(208)通过PCB(206)主体来连接。

[0025] 图1的实施方式被布置为使得传导迹线区域(207、209)和通孔(208)可以耦接至电路接地。这具有如下优点:即使热沉(202)不连接到电路接地,由晶体管(201)所辐射的电场也耦接至接地,而不是耦接至热沉/金属外壳(202),降低了电磁干扰(EMI)。该设计确保了在晶体管(201)和传导迹线区域(207)的电路接地之间的距离是短的,进一步容纳任何电场并且使EMI最小化。

[0026] 电路板的上部传导迹线区域(207)与安装在其上方的晶体管(201)主体具有大致相同的大小和形状。下部传导迹线区域(209)具有较大的区域。该设计允许来自晶体管(201)的过多热量从上部传导迹线区域行进通过通孔(208)并且分散至较大的下部导线迹线区域(209),这有助于通过高热传导性材料层3(210)至热沉(202)的消散。

[0027] 图2中示出了可替换的实施方式。图2(a)中示出了与图1中示出的侧视图类似的晶体管(101a)的侧视图;图2(b)示出了晶体管(101b)的顶视图,以及图2(c)示出了晶体管(101c)的端视图。

[0028] 在这个可替换的实施方式中,晶体管(101a、101b、101c)安装在PCB(170a、170b、170c)的区域中,在该区域中材料已经被移除以形成围绕晶体管(101a、101b、101c)主体的切口(195b)。晶体管(101a、101b、101c)引脚(作为示例,121a、121b)焊接至PCB(170a、170b、170c)上的传导迹线区域(作为示例,120a、120b)。

[0029] 如前所述,PCB (170a、170b、170c) 通过高热传导性材料层3 (110a、110c) 在PCB (170a、170b、170c) 和热沉/金属外壳 (102a、102c) 之间的高热传导性材料层3 (110a、110c) 安装到热沉/金属外壳 (102a、102c)。

[0030] 晶体管 (101a、101b、101c) 主体通过在晶体管 (101a、101b、101c) 主体和热沉/金属外壳 (102a、102c) 之间的一系列材料层 (例如105a、104a、103a、190a、110a) 附接至热沉/金属外壳 (102a、102c)。这些开始于包括紧接晶体管 (101a、101b、101c) 主体的高热传导性材料层2 (105a、105c)、高频电介质层 (104a、104c) 以及高热传导性层1 (103a、103c) 的类似的堆叠。这个热材料的堆叠通过铜箔层 (190a、190b、190c) 与高热传导性材料层3 (110a、110c) 分离。

[0031] 铜箔 (190a、190b、190c) 被形成使得铜箔 (190a、190b、190c) 能够弯曲围绕晶体管 (101a、101b、101c) 主体且向上至PCB (170a、170b、170c) 传导迹线区域 (例如180b、180c) 上, 并且被焊接在适当的位置。可选地, 传导迹线区域 (例如180b、180c) 可以借由热通孔 (181c) 连接到PCB底部上的传导迹线区域 (173a、173c) 以帮助从铜箔到热沉/金属外壳 (102a、102c) 的热量转移。

[0032] 可替换地, 铜箔可以不被形成为如190中的所示的那样, 而是保持平坦。在这个实施方式中, 铜箔将被焊接或被层压至电路板 (173a、173c) 背面上。

[0033] 2. 电路设计和电路板布局

[0034] 图3的电路是众所周知的并且通常被称为半桥。两个切换晶体管 (SW1, 301以及SW2, 302) 连接在一起。SW1 (301) 的源极连接到SW2 (302) 的漏极, 形成电路输出 (333)。SW1 (301) 的漏极连接到电源轨Vcc (303)。SW2 (302) 的源极连接到电路接地 (304)。通过SW1 (340) 和SW2 (341) 的栅极上的电压电平而控制电路切换。

[0035] 各个晶体管是被以其间有小的死区时间 (354) 的交替的序列 (350、351、352、353) 切换的, 在死区时间期间两个晶体管SW1、SW2都处于它们的关断状态。当晶体管SW2 (302) 接通时, 输出 (333) 以快速边缘速率从高电压转变至低电压, 其通过寄生电容 (310) 耦合到电源轨Vcc (303) 中。为了保持电磁干扰 (EMI) 为低, 解耦电容器C (320) 被放置为与SW1 (301) 的漏极管脚和SW2 (302) 的源极管脚物理紧邻, 以为切换电流提供低阻抗电容性路径 (330)。这将电磁场包含在小物理体积中以减小辐射。

[0036] 在图4中示出了图3的布局。在 (a) 中将SW1和SW2图示性地示出作为513a和512a, 以及在 (b) 的照片中示出为513b和512b。每个晶体管 (SW1、SW2) 都安装在热材料 (205、511a、510a、511b、510b) 上。SW1的漏极和SW2的源极有电容器C (320、500a、550b) 连接在它们之间。晶体管的引线被截短并且向下弯曲90度 (551a、551b、221) 至小的焊盘 (220), 以降低寄生电容以及容许SW1和SW2尽可能物理地接近彼此。

[0037] 图4 (c) 示出了在晶体管SW1 (513b)、SW2 (512b) 和热材料 (511b、510b) 被去除的情况下的与 (b) 中所示的相同的电路板 (520c)。传导迹线区域 (207、521c、522c) 和通孔 (208) 是可见的。

[0038] 图4 (d) 示出了电路板 (520c、530d) 的底部侧, 其示出了面积大于上部传导迹线区域 (207、521c、522c) 的下部传导迹线区域 (209、531d)。

[0039] 晶体管SW1、SW2 (513a、512a) 通过穿通孔 (through-hole) (例如523c、533d) 螺栓连接至热沉以帮助热量转移。在每个穿通孔周围设置了明显的保留区域, 其中在每个穿通孔

附近不存在耦接至电路接地 (522c、531d) 的传导迹线区域。这确保了在电路接地和热沉电位之间不发生电击穿。

[0040] 3. 热绝缘

[0041] 参照图1, 电路板 (206) 与热沉/金属外壳 (202) 电气地绝缘, 并且通过高热传导性材料层3 (210) 热耦接到该热沉/金属外壳 (202)。这通过使用一般可得的在DC或50/60Hz AC下具有良好的热传导性和高介电击穿电压的材料来实现。

[0042] 晶体管 (201) 与电路板 (206) 电气地绝缘并且热耦接到该电路板 (206)。诸如用于高热传导性材料层3 (210) 的材料不能用于使晶体管 (201) 绝缘, 因为当存在快速边缘速率时, 诸如用于高热传导性材料层3 (210) 的材料通常不具有高电气击穿电压。在这种情况下, 使用高频电介质 (204)。高频电介质 (204) 应该是薄的、机械强壮的并且具有直至GHz范围的高介电击穿电压。非限制性的示例包括聚酰亚胺或聚酯膜, 诸如Kapton或Mylar。为了增强热传导性, 期望在高频电介质 (204) 的任一侧上增加层, 诸如材料层1 (203) 和材料层2 (205)。这可以使用热胶来实现以形成外部层 (203、205) 中的每个层。可替换地, 三个层 (203、204、205) 可以使用商业可购得的材料 (包括但不限于Berquist Bond-Ply 660P) 作为单个的多层绝缘体来实现。

[0043] 这个实施方式实现了对快速边缘速率的高耐受力而不会有电气击穿, 同时具有低热阻和高电场容量以降低EMI。

[0044] 本发明的结构和操作方法中的各种其它修改和变化对于本领域技术人员来说是清楚的而不脱离本发明的范围和精神。虽然已结合具体的优选实施例描述了本发明, 但应理解的是, 如所要求保护的本发明将不应该不适当地受限于这样的具体实施例。所意图的是, 下面的权利要求限定本发明的范围, 以及由此覆盖在这些权利要求及其等同物的范围内的结构和方法。

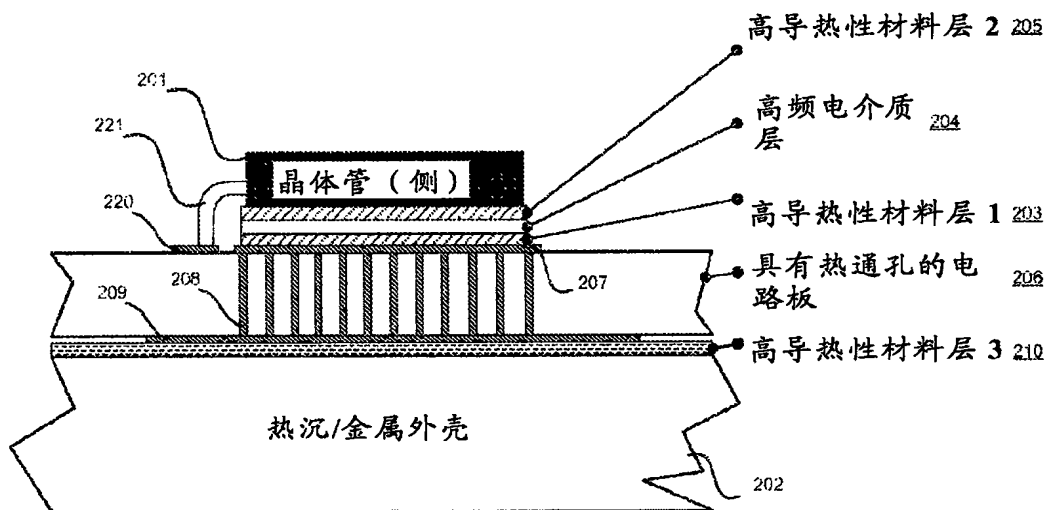


图1

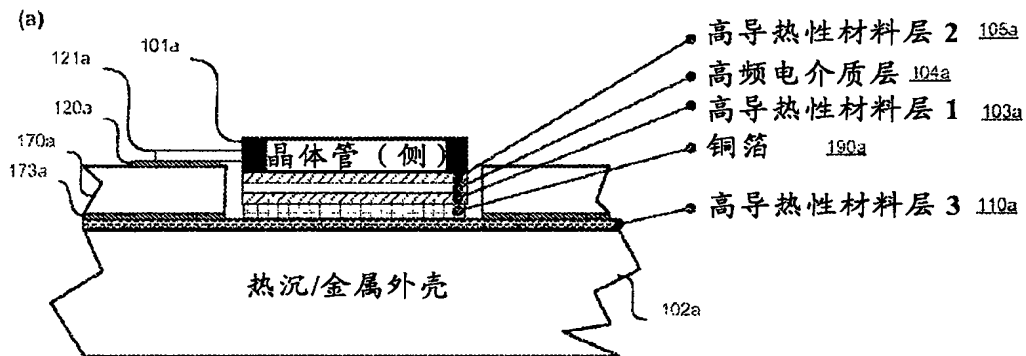


图2(A)

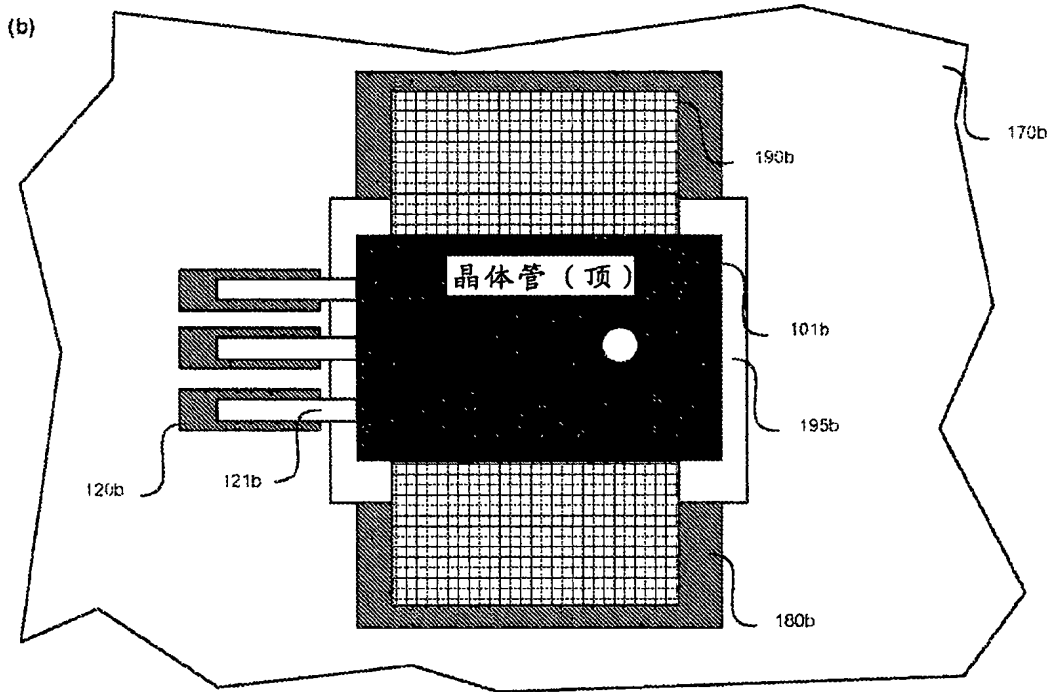


图2 (B)

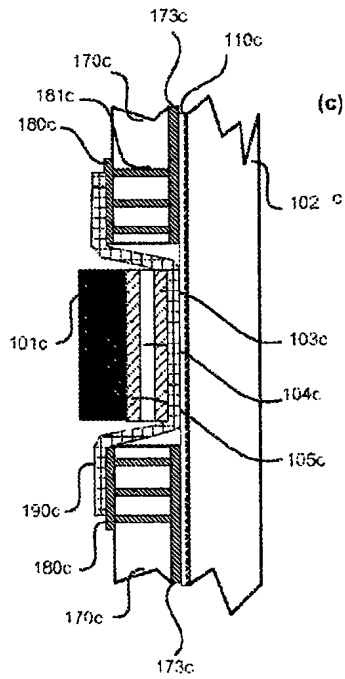


图2 (C)

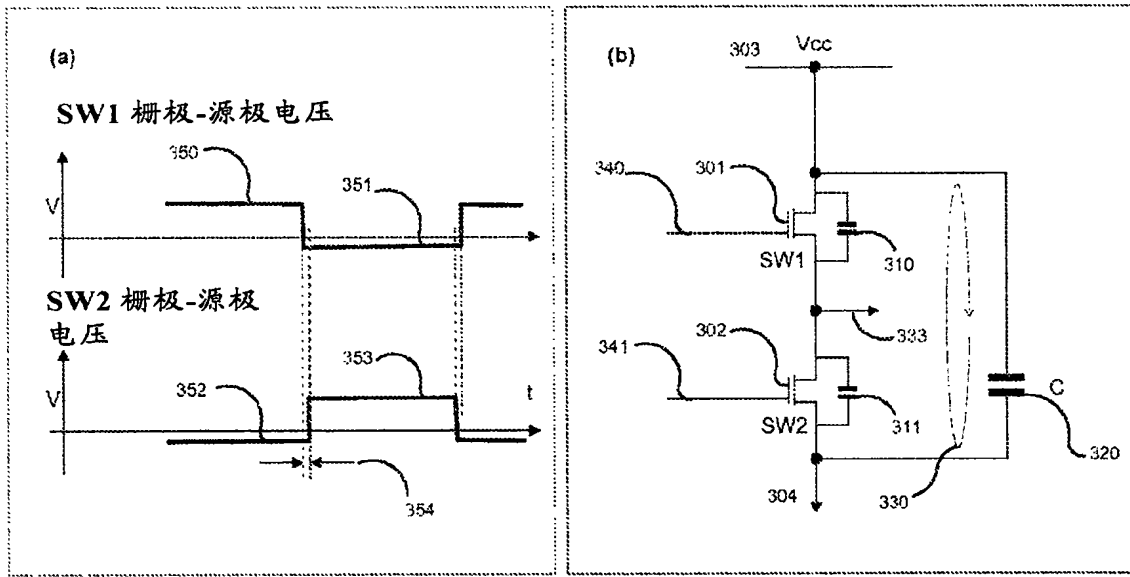


图3 (A) - (B)

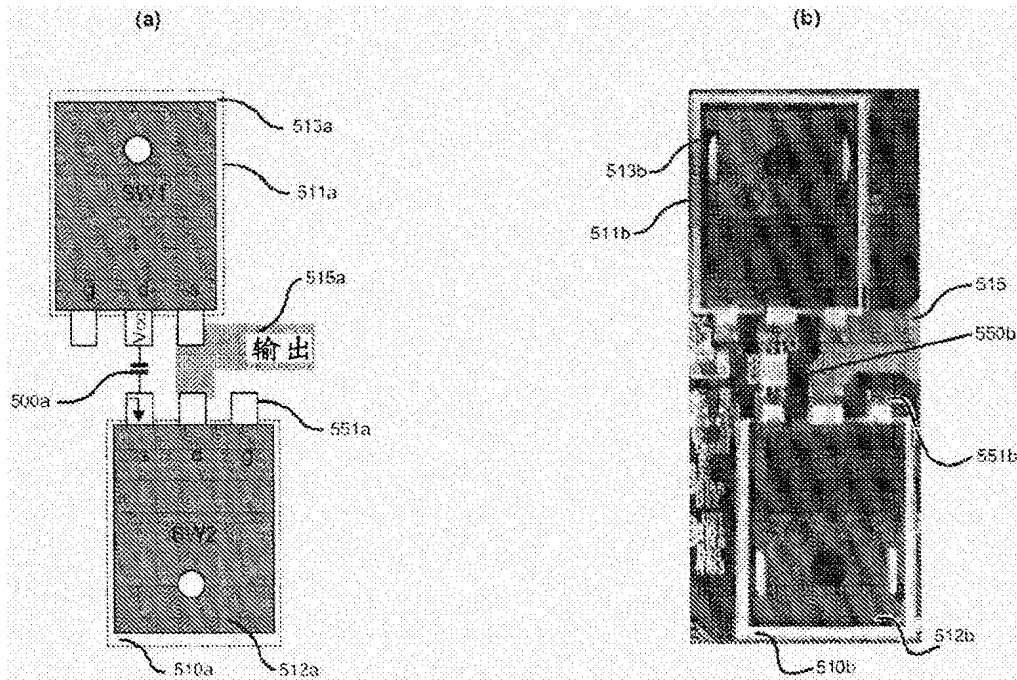


图4 (A) - (B)

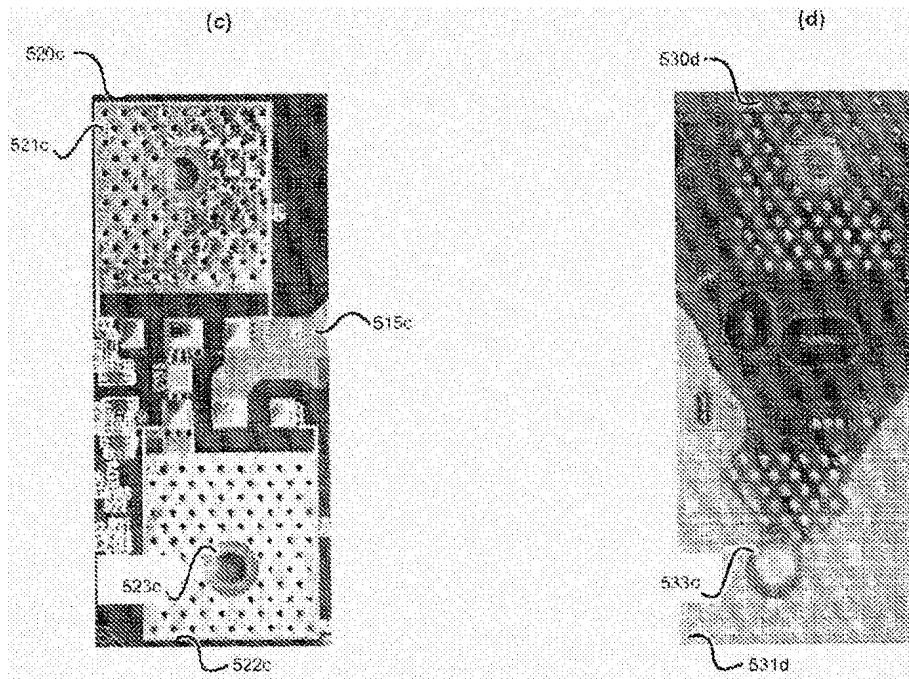


图4 (C) - (D)