



(12)发明专利申请

(10)申请公布号 CN 109427711 A

(43)申请公布日 2019.03.05

(21)申请号 201811006587.1

(22)申请日 2018.08.31

(30)优先权数据

62/553,650 2017.09.01 US

15/857,324 2017.12.28 US

(71)申请人 美国亚德诺半导体公司

地址 美国马萨诸塞州

(72)发明人 邹瑾 G·T·温格尔

(74)专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 张小稳

(51)Int.Cl.

H01L 23/373(2006.01)

H01L 23/367(2006.01)

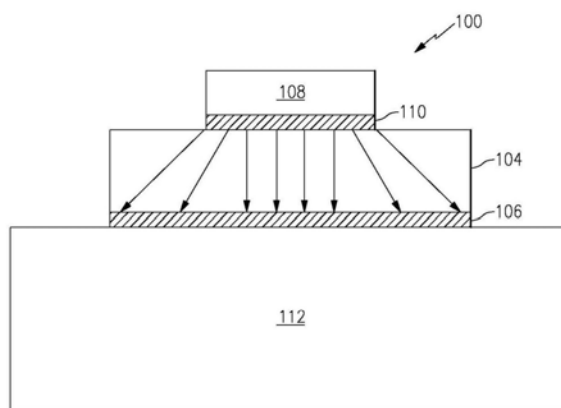
权利要求书2页 说明书12页 附图10页

(54)发明名称

集成电路芯片的基于金刚石的散热基板

(57)摘要

本公开涉及集成电路芯片的基于金刚石的散热基板。所公开的技术一般涉及集成电路(IC)封装,更具体地涉及包括穿孔基于金刚石的散热基板的集成电路封装。在一个方面中,用于IC芯片的散热基板被配置为附接到IC芯片并从其散热。基于金刚石的散热基板可具有导电表面和穿过其中的通孔阵列。通孔中的至少一个被配置为当附接到基于金刚石的散热基板时与IC芯片的边缘重叠。



1. 封装的集成电路 (IC) 器件, 包括:
散热器;
所述散热器上的基于金刚石的散热基板, 其中所述基于金刚石的散热基板具有穿过其中的通孔阵列; 和
位于所述基于金刚石的散热基板上的集成电路 (IC) 芯片, 其中所述 IC 芯片的边缘与所述通孔中的至少一个重叠。
2. 权利要求 1 所述的封装的 IC 器件, 其中所述通孔是中空通孔。
3. 权利要求 1 所述的封装的 IC 器件, 其中所述 IC 芯片是单片微波 IC 芯片, 被配置为输出超过约 3W/mm² 峰值功率密度。
4. 权利要求 1 所述的封装的 IC 器件, 其中所述 IC 芯片包括 GaN 基高电子迁移率晶体管。
5. 权利要求 1 所述的封装的 IC 器件, 其中所述基于金刚石的散热基板具有涂有导电层的外表面。
6. 权利要求 5 所述的封装的 IC 器件, 其中所述基于金刚石的散热基板的外表面形成所述 IC 芯片的射频接地路径的一部分, 其在基本上平行于所述基于金刚石的散热基板的主表面的横向方向上延伸。
7. 权利要求 1 所述的封装的 IC 器件, 其中所述基于金刚石的散热基板由多晶金刚石形成。
8. 权利要求 1 所述的封装的 IC 器件, 其中所述基于金刚石的散热基板由金属基质金刚石复合材料形成, 该金属基质金刚石复合材料包括金属基质中的金刚石颗粒。
9. 权利要求 1 所述的封装的 IC 器件, 其中所述通孔是中空的。
10. 权利要求 1 所述的封装的 IC 器件, 其中所述通孔的总体积至少是所述基于金刚石的散热基板的体积的 3%。
11. 权利要求 1 所述的封装的 IC 器件, 其中所述通孔阵列包括偶数个通孔, 其中一半通孔定位以与所述 IC 芯片的第一边缘重叠, 并且另一半通孔定位以与所述 IC 芯片的第二边缘重叠。
12. 一种组装集成电路 (IC) 芯片的方法, 该方法包括:
将 IC 芯片定位在基于金刚石的散热基板上, 该散热基板具有穿过其中的通孔阵列, 使得至少一个通孔与所述 IC 芯片的边缘重叠; 和
将所述 IC 芯片附接到所述基于金刚石的散热基板, 使得至少一个通孔与所述 IC 芯片的边缘重叠。
13. 权利要求 12 所述的方法, 其中定位 IC 芯片包括将所述通孔的第一通孔与所述 IC 芯片的边缘重叠, 并且将所述通孔的第二通孔与所述 IC 芯片的第二边缘重叠。
14. 权利要求 12 所述的方法, 其中定位 IC 芯片包括围绕中心轴对称地定位所述第一通孔和所述第二通孔, 所述中心轴在基本平行于边缘和第二边缘的方向上延伸。
15. 权利要求 12 所述的方法, 其中所述基于金刚石的散热基板包括涂有导电金属层的外表面。
16. 封装的集成电路 (IC) 器件, 包括:
基于金刚石的散热基板, 具有穿过其中的通孔阵列; 和
所述基于金刚石的散热基板上的单片微波集成电路 (MMIC) 芯片, 所述 MMIC 芯片被配置

为输出超过约3W/mm²的峰值功率密度,其中所述MMIC芯片的边缘与至少一个通孔重叠,并且其中所述基于金刚石的散热基板被配置为将所述MMIC芯片产生的热量扩散远离所述MMIC芯片。

17. 权利要求16所述的封装的IC器件,其中所述通孔是中空的,并且所述基于金刚石的散热基板具有导电金属层,该导电金属层基本上涂覆在包括通孔的表面的所述基板的整个表面上。

18. 权利要求16所述的封装的IC器件,其中所述MMIC芯片包括高功率微波器件,配置为耗散至少3W/mm²的峰值功率密度。

19. 权利要求17所述的封装的IC器件,其中所述MMIC芯片包括GaN基高电子迁移率晶体管(HEMT),被配置为使得当所述峰值功率密度消耗超过约3W/mm²时,基板基础温度与GaN基HEMT的沟道温度之间的差值保持小于约100℃。

20. 权利要求16所述的封装的IC器件,其中第一组通孔重叠所述IC芯片的第一边缘并且第二组相应的通孔重叠与所述第一边缘横向相对的所述IC芯片的第二边缘,其中所述第一组中的每个通孔和所述第二组中相应的通孔具有相同的体积。

集成电路芯片的基于金刚石的散热基板

[0001] 通过引用引入任何优先权申请

[0002] 根据37 CFR 1.57,在本申请提交的申请数据表中确定了外国或国内优先权要求的任何和所有申请在此通过引用并入。

技术领域

[0003] 所公开的技术一般涉及集成电路和集成电路器件,更具体地涉及包括基于金刚石的基板的集成电路和集成电路器件。

背景技术

[0004] 随着有源和无源半导体集成电路(IC)器件的功率和电路密度的增加,IC器件在工作期间的热管理越来越成为挑战。由于热管理不充分,由于器件温度升高,IC器件的性能会受到影响,甚至会发生永久性的结构损坏。例如,IC芯片与用于包装的某些集成结构(例如散热器)之间的热膨胀系数的不匹配可导致永久性结构故障,例如,粘合层中的裂缝(焊料或钎料金属)IC芯片与底板或散热器之间,或在极端情况下,IC芯片自身出现裂缝。对于一些高功率IC器件,例如射频(RF)功率晶体管和其他高功率微波器件,其可以包括诸如宽带隙(WBG)半导体的化合物半导体,有效的热管理可能带来特别困难的挑战。这可能是由于除了IC器件产生的更高水平的热量之外,用于封装高功率IC器件的某些集成结构(例如散热器)也应该用于提供RF和DC接地。

发明内容

[0005] 在一个方面中,封装的集成电路(IC)器件,包括:散热器;和所述散热器上的基于金刚石的散热基板,其中所述基于金刚石的散热基板具有穿过其中的通孔阵列。封装的IC器件另外包括位于所述基于金刚石的散热基板上的集成电路(IC)芯片,其中所述IC芯片的边缘与所述通孔中的至少一个重叠。

[0006] 在另一个方面中,一种组装集成电路(IC)芯片的方法,该方法包括:提供基于金刚石的散热基板,具有导电表面和穿过其中的通孔阵列。该方法另外包括将IC芯片附接到基于金刚石的散热基板以将热量从其散开,其中附接包括定位通孔中的至少一个以与IC芯片的边缘重叠。

[0007] 在另一个方面中,封装的集成电路(IC)器件,包括基于金刚石的散热基板,具有穿过其中的通孔阵列。封装的IC器件另外包括基于金刚石的散热基板上的单片微波集成电路(MMIC)芯片,所述MMIC芯片被配置为输出超过约3W/mm²峰值功率密度,其中所述MMIC芯片的边缘与至少一个通孔重叠,并且其中所述基于金刚石的散热基板被配置为将所述MMIC芯片产生的热量扩散远离所述MMIC芯片。

附图说明

[0008] 图1示出了根据实施例的封装的IC器件,其包括散热基板,该基板在一侧上附接有

IC器件并且在另一侧上附接有散热器。

[0009] 图2A示出了根据实施例的基于金刚石的散热基板的透视图,该散热基板通过其形成有通孔阵列。

[0010] 图2B示出了图2A中所示的散热基板的平面图。

[0011] 图2C示出了图2A和2B中所示的散热基板的横截面侧视图。

[0012] 图3A示出了根据实施例的封装的IC器件的透视图,该IC器件包括类似于图2A-2C中所示的散热基板,以及附接到其上的IC芯片。

[0013] 图3B示出了根据实施例的封装的IC器件的截面图,该IC器件包括类似于图2A-2C中所示的散热,以及附接到其上的单片微波IC (MMIC) 芯片。

[0014] 图4A示出了根据实施例的封装的IC器件的平面图,该IC器件包括类似于图2A-2C中所示的散热基板,其具有IC芯片和附接到其上的散热器。

[0015] 图4B示出了图4A的封装的IC器件的横截面视图。

[0016] 图5示出了根据实施例的传统散热基板和散热基板之间的实验三维应力等高线图的比较。

[0017] 图6示出了MMIC芯片中的器件结构,用于获得比较的热和电结果。

[0018] 图7示出了在脉冲功率条件下高电子迁移率晶体管 (HEMT) 器件的沟道的实验温度迹线的曲线图,其取自类似于图6的器件结构的器件结构,其中MMIC芯片具有HEMT器件,附着在不同的散热基板上。

[0019] 图8示出了从类似于图6的器件结构的器件结构获得的功率附加效率 (PAE) 与频率的比较的曲线图,其中具有HEMT器件的MMIC芯片连接到不同的散热基板上。

具体实施方式

[0020] 某些实施例的以下详细描述呈现了特定实施例的各种描述。然而,这里描述的 innovation 可以以多种不同的方式实现,例如,如权利要求所定义和覆盖的。在本说明书中,参考附图,其中相同的附图标记可表示相同或功能相似的元件。应当理解,图中所示的元件不一定按比例绘制。此外,应当理解,某些实施例可以包括比图中所示的元件更多的元件和/或图中所示的元件的子集。此外,一些实施例可以结合来自两个或更多个附图的特征的任何合适组合。

[0021] 随着有源和无源半导体集成电路 (IC) 器件 (包括硅和化合物半导体IC器件) 的功率和电路密度的增加,其运行期间的热管理日益成为挑战。部分由于硅上的某些有利特性,化合物半导体在各种应用中变得越来越流行。例如,一些化合物半导体,例如宽带隙 (WBG) 半导体,在各个方面提供优于硅的有利特性,包括更高的击穿电压、更高的导热率、更高的温度可操作性和低开关损耗、以及其他优点。由于这些和其他原因,各种WBG半导体已经在商业上使用或已被提议用于单片微波集成电路 (MMIC) 器件的商业用途。特别是,在高频 (VHF)、超高频 (UHF) 和微波频段中对高功率的需求推动了对MMIC器件的需求,该器件可在RF频率至10GHz及更高频率下提供数十至数百瓦的功率。这些器件可以用WBG半导体制造,包括GaAs、6H-SiC、4H SiC、GaN和金刚石等。特别地,由于GaN的各种有利的材料特性,包括宽带隙和高击穿电压,用于高压、高频和/或高功率应用,高功率微波器件越来越多地使用基于氮化镓 (GaN) 的功率晶体管。

[0022] 尽管WBG半导体具有用于高功率或微波应用的有利特性,但是用于有效商业实施的有效热管理可在各种集成水平上提出挑战。例如,基于WBG半导体的功率晶体管有时遭受显著的自加热效应,这可能限制可实现的功率密度和/或效率。除了由例如迁移率降低引起的性能降低之外,由自加热引起的高通道温度可以加速器件故障率并且甚至可能导致破坏性烧坏。解决这些挑战的热管理方法包括芯片级和封装级解决方案。除热管理外,用于高压、高频和高功率应用的封装级解决方案还应提供直流(DC)和RF以及机械完整性的有效接地。因此,需要一种用于IC器件的热管理解决方案,用于解决这些竞争挑战的高压、高频和高功率应用。

[0023] 为了缓解各种问题,本文公开的封装的IC器件的各种实施例包括散热基板或散热器。参照图1,封装的IC器件100包括散热器104,散热器104是散热基板,其一侧通过芯片附接层110附接到IC芯片108的基部。散热器104通过载体附接层106在另一侧附接到散热器112。散热器104被配置为将由具有比散热器104小的面积的IC芯片108产生的热量(由箭头指示)散布到散热器112,散热器112的面积大于散热器104的面积。为了用作有效的散热器,可以根据本文公开的实施例增强和/或优化散热器的不同方面,包括导热系数(TC)、热膨胀系数(CTE)和芯片元件与粘合层之间的粘合特性。在下文中,描述了包括金刚石的散热器104的各种实施例,其解决了这些和其他目的。

[0024] 为了解决上述包括热管理需求和高功率微波器件的接地需求的各种需求,本文描述的各种实施例包括包括金刚石的散热器,该散热器被配置为附接到集成电路(IC)器件。图2A-2C分别详细示出了散热器104的透视图、平面图和横截面视图。散热器104包括金刚石并且被配置为附接到IC管芯108,如图1所示,并且通过其形成通孔116或穿孔阵列。在各种实施例中,穿孔被配置成在附接到IC芯片108的边缘时与IC芯片108的边缘重叠,并且具有涂覆有导电层的外表面104S,如关于图3详细描述。根据实施例,外表面104S涂覆有导电层的涂层可以包括顶表面、底表面和侧表面中的一个或多个、以及通孔阵列116中的一个或多个的内表面。

[0025] 在所述实施方案中,通孔阵列116包括偶数个通孔116,其形成多排通孔116沿着沿长度方向延伸并跨越距离 l 的线排列,例如,如图2B所示。通孔阵列116还形成多列通孔116,所述通孔116沿着在横跨距离 w 的宽度方向上延伸的线布置。通孔116的位置布置成使得通孔116的最外侧行中的一个或两个和/或最外侧列中的一个或两个在IC芯片(图1中的108)的一个或多个边缘处重叠。在一些实施方案中,至少通孔116的最外侧行围绕轴对称布置,它在通孔116的最外侧行之间并且在长度方向上延伸,该轴与通孔116的每个最外侧行等距。可选择地或另外,通孔116的至少最外侧的列关于轴对称,该轴在通孔116的最外侧列之间并且在宽度方向上延伸,该宽度方向与该通孔116的每个最外侧列等距。由于对称性,对于列或行中的通孔116中的每一个,在对称布置的列或行中存在相应的一个通孔116。从而,通孔116的对称对应的行和/或列可以具有相同数量的通孔,其中通孔具有基本相同的尺寸,使得当IC芯片108附接到散热器104时,施加的应力由IC芯片108上的散热器104对称地减小。例如,当IC芯片108附接到散热器104时,相对的边缘对称地对应通孔116的对应的行或列对,导致散热器104的刚度和IC芯片108与散热器104之间在第一和第二边缘处的应力的减小如上所述是关于对称轴对称的。

[0026] 在所述实施方案中,通孔116排列成两排,每排具有三个通孔116和三个柱,每个通

孔具有两个通孔。然而,实施例不限于此,并且通孔116可以布置成任何合适数量的行和任意数量的列,例如,在2和10之间,根据实施例,其中每个行和列可以具有任何合适数量的通孔116,例如,在2和10之间。

[0027] 根据各种实施例,散热器104的大部分由包括金刚石的材料形成。由于其理想的导热性,金刚石为IC器件的热管理提供了各种有利的优点。与传导电子负责高导热性的金属相反,热量通过晶格振动在电绝缘体中传导。钻石的声速约为每秒17,500米(m/s),具有非常高的德拜温度(2220开尔文(K)),超过大多数其他绝缘材料的数量级,并在室温下导致非常高的导热率(2000-2500瓦/米开尔文(W/mK)),超过铜的电导率五倍。

[0028] 尽管其具有理想的热性能,但是金刚石可以是相对较差的电导体,使得当用作IC器件的散热器时,块状金刚石本身可能是不合适的,该IC器件也被配置为提供导电,例如作为DC的一部分和/或RF接地路径。此外,钻石也具有最高刚度值之一,当连接到IC芯片时,热膨胀系数(CTE)的不匹配可能会对IC芯片和/或IC芯片与基于金刚石的基板之间的粘合界面造成压力。因此,本文描述的各种实施例有利地结合材料和物理设计以提供用于IC芯片的散热器,例如MMIC芯片,具有优异的散热和电接地能力,以及与IC芯片的优异机械兼容性。

[0029] 虽然单晶金刚石可能过于昂贵,但多晶合成金刚石可用于降低散热器104的成本。虽然低于单晶金刚石,但多晶金刚石仍可具有任何非金刚石材料的最高导热率。因此,根据一些实施例,散热器104包括多晶合成金刚石。这种多晶金刚石可以通过化学气相沉积(CVD)形成。多晶金刚石可以形成,例如,在具有相对高的氢碳比例的反应物环境中,例如,在氢气(H₂)中约0.1至10%甲烷(CH₄),例如在H₂中的1%CH₄,在温度例如,700°C和1000°C之间,气体压力范围为30-300托。沉积技术可包括例如等离子体辅助CVD和使用热丝或细丝的热辅助CVD。根据各种实施方案,通过控制反应条件,散热器104的导热率被控制为具有大于1000W/mK、大于1200W/mK、大于1400W/mK、大于1600W/mK、大于1800W/mK、大于2000W/mK的值或在由这些值中的任何一个定义的范围内的值,例如,1200至2000W/mK。

[0030] 为了在IC芯片108和散热器112之间提供导电,例如,为了提供电接地,在各种实施例中,散热器104的外表面104S涂有一个或多个导电层,例如,金属层。根据实施例,涂覆的外表面104S包括通孔116的表面。在一个实施例中,导电金属层包括Ti/Pt/Au叠层,其中Ti和Pt层中的每一个具有约50nm、100nm、200nm、300nm的厚度或由这些值中的任何一个定义的范围内的厚度,Au具有约500nm、1000nm、1500nm、2000nm、2500nm、3000nm的厚度,或者由这些值中的任何值限定的范围内的厚度。有利地,Ti/Pt/Au叠层使用芯片附着层(图1中的110),例如,Au/Ge共晶、Au/Si共晶或Au/Sn焊料等,可以兼容将散热器104附接到IC芯片108。此外,Ti/Pt/Au可承受超过450°C的后续工艺温度。然而,实施例不限于此,并且在其他实施例中,涂覆的外表面104S可以涂覆有任何堆叠,例如TiW/Au、TiW/Ni/Au、TiW/Cu/Ni/Au、TiW/Au/Cu/Ni/Au、Ti/Au、TaN/TiW/Au和TaN/Ti/Ni/Au,仅举几个例子,取决于所需的热和电性能。

[0031] 在一些其他实施例中,散热器104的大部分由包括金刚石的复合材料形成,该金刚石可具有相对高的导热率以及导电性。在一些实施方案中,散热器104包括金属基质复合物(MMC),其包括金刚石晶粒和包含合适金属(例如Al、Ag或Cu)的晶间基质。MMC材料可以通过将某些金属或金属合金(Ag、Al、Cu或它们的合金)渗透到含有金刚石颗粒的模具中来制造。

例如,可以将金刚石颗粒填充在模具中并在真空炉中加热至高于金属或合金的熔化温度的温度。随后,可以施加高压以将金属渗透到包括金刚石颗粒的模具中,以形成具有金属作为基质的复合材料。在一些实施方案中,基板包含金属基质金刚石复合材料,其包含金属基质中的金刚石颗粒。在一些实施方案中,金属基质的金属包含或是铝。

[0032] 根据实施例,通过使用具有超过约30%、50%或70%的金刚石体积分数的MMC或由这些百分比中的任何一个限定的范围形成散热器104的大部分,可以控制散热器104的有效导热率,其具有高于200W/mK,高于400W/mK,高于600W/mK,高于800W/mK,高于1000W/mK的值,或具有由任何这些值定义的范围中的值。有利地,通过选择MMC的金属和金刚石的体积分数等,可以将导热率控制为高于例如CuW(约200W/mK),CuMo(约250W/mK)和Cu/Mo/Cu(350W/mK)。有利地,当由包含金刚石的MMC形成时,散热器104的表面可以由MMC的金属形成,而体积由MMC形成。也就是说,散热器104可以包括覆盖有由MMC的金属形成的“表皮”的块状MMC,从而提供导电性。然而,实施例不限于此,并且在其他实施例中,由MMC形成的散热器104可以进一步涂覆有导电金属层或堆叠,例如,各种其他金属堆叠中的Ti/Pt/Au堆叠,如上所述。

[0033] 仍然参考图2A-2C,散热器104可以具有各种物理尺寸,这些物理尺寸基于各种因素排列,包括电、热和机械方面的考虑因素。除了其他考虑因素之外,各种因素可取决于要附接到其上的IC芯片,由IC芯片产生的热量、操作温度、CTE不匹配和期望的刚度。

[0034] 在本文描述的各种实施方案中,散热器104可以具有约0.10”、0.05”、0.02”、0.01”、0.005”、0.002”、0.001”的厚度(图2C中的t),或由这些值中的任何值限定的范围内的任何值。

[0035] 在本文描述的各种实施方案中,散热器104可以具有约0.05”、0.10”、0.20”、0.50”的长度(图2B中的L),或由任何这些值定义的范围内的任何值,例如约0.27”。

[0036] 在本文描述的各种实施方案中,散热器104可以具有约0.05”、0.10”、0.20”、0.50”的宽度(图2B中的W),或由这些值中的任何值限定的任何值,例如约0.16”。

[0037] 在本文描述的各种实施方案中,通孔116的最外侧列之间的距离(图2B中的l)可以是约0.05”、0.10”、0.20”、0.50”或由任何这些值定义的范围内的任何值,例如约0.13”。

[0038] 在本文描述的各种实施方案中,通孔116的最外列之间的距离(图2B中的w)可以是约0.05”、0.10”、0.20”、0.50”或由任何这些值定义的范围内的任何值,例如约0.08”。

[0039] 在本文描述的各种实施方案中,通孔116的直径可以是约0.10”、0.05”、0.02”、0.01”、0.005”、0.002”、0.001”或任何由任何定义的范围内的值。

[0040] 在一些实施方案中,所述通孔116是中空的。然而,实施例不限于此,并且在其他实施例中,通孔116可以用合适的材料填充或部分填充,以提供对机械和热性质的进一步控制。例如,通孔116可以填充或部分填充有上述关于涂覆的外表面104S的任何导电层。

[0041] 图3A和3B分别示出了根据实施例的封装的IC器件300A和300B的透视图和截面图,其包括散热器104和附接到其上的IC芯片108,例如MMIC芯片。尽管未在图3A和3B中示出,但是IC芯片108和散热器104可以通过芯片附接层(图1中的110)附接,例如,Au/Ge共晶、Au/Si共晶或Au/Sn焊料。封装的IC器件300A/300B包括包含金刚石的散热器104,其可以类似于上面参考图2A-2C描述的散热器104。散热器104在一侧附接有集成电路(IC)芯片108。虽然未在图3A和3B中示出,但是集成IC器件300A/300B可以另外包括附接在散热器104的另一侧上

的散热器(图1中的112),类似于图1中所示的散热器。类似于上面关于图2A-2C所描述的,散热器104的主体可以是基于金刚石的,例如,由多晶金刚石或包括金刚石的MMC形成,并且散热器104的表面可以包括导电层。

[0042] 参照图3A的封装器件300A,根据实施例,通孔阵列116a、116b具有数量、尺寸和位置,使得它们降低散热器104的刚度,以减小IC芯片108与散热器104之间的应力。此外,通孔116a、116b可以为IC芯片108提供直接接地路径,例如DC接地路径。

[0043] 当根据图2A-2C所示的实施例配置散热器104时,图3A的通孔116a和116b表示通孔116的外柱的那些,其由图2B中的距离1分开,而当通孔116的中间列存在时,可以从视图中隐藏(即,由IC芯片108覆盖)。然而,实施例不限于此,并且可以从图3A的散热器104省略通孔的中间列。

[0044] 如上面关于图2A-2C所述,通孔116a、116b定位在与要附接到其上的IC芯片108的边缘相对应的位置处。在图3A所示的实施例中,通孔116a、116b定位成使得每个通孔116a、116b的横截面区域的一部分被IC芯片108覆盖,而其余部分保持未被覆盖。例如,在所述实施方案中,通孔116a、116b覆盖每个通孔116a、116b的大约一半的横截面区域,而通孔116a、116b的剩余一半横截面区域保持未被覆盖。然而,实施例不限于此,并且在其他实施例中,通孔116a、116b覆盖通孔116a、116b中的每一个的任何合适的分数横截面积,例如,5%、20%、40%、60%、80%、95%或由这些值中的任何一个定义的范围内的分数。

[0045] 仍然参考图3A,通孔阵列116a、116b包括偶数个通孔,包括一排第一通孔116a,其定位成与IC芯片108的第一边缘重叠,一排第二通孔116b,其定位成与IC芯片108的第二边缘重叠,其中IC芯片108的第一边缘和第二边缘彼此横向相对。在所述实施方案中,第一通孔116a的行和第二通孔116b的行关于轴是对称的,所述轴在IC芯片108的第一和第二边缘中的每一个之间并且等距或在第一通孔116a的每排与第二通孔116b的每排之间等距。也就是说,对于第一通孔116a中的每一个,存在对称定位的第二通孔116b中的相应一个。在所述实施方案中,第一通孔116a的行和第二通孔116b的行具有相同的通孔数。另外,第一通孔116a和第二通孔116b中的相应通孔116a和116b分别具有基本相同的尺寸并且对称地定位成在彼此横向相对的第一和第二边缘处与IC芯片108重叠,这样散热器104的刚度降低,和/或IC芯片108与第一和第二边缘处的散热器104之间的应力减小,关于IC芯片108的第一和第二边缘之间的等距轴对称。发明人已经发现,通孔116a和116b的对称性可以抑制散热器104的翘曲。

[0046] 在所述实施方案中,通孔116a、116b的行被定位成与IC芯片108的一对相对边缘中的一对重叠,而IC芯片108的另一对相对边缘不与通孔116a、116b重叠。相反,IC芯片108的另一对相对边缘与散热器104的相应边缘对齐。然而,实施例不限于此,在其他实施例中,IC芯片108的相对边缘对中的另一对也可以与通孔的行重叠。

[0047] 通孔可以使用合适的工艺形成,包括激光和/或水射流工艺。

[0048] 在其他功能中,通孔116a、116b解决了在集成IC芯片时遇到的热管理问题的各个方面,例如,包括使用WBG半导体形成的器件的IC芯片,如上所述。对于IC芯片108和散热器104之间的给定热膨胀系数(CTE)不匹配,各种热管理问题可与散热器108的有效刚度相关联。当散热器104的刚度较低时,散热器108可以适应由CTE失配引起的应力,从而减小IC芯片108上引起的总应力。有效刚度又取决于散热器104的厚度。当散热器104的厚度太薄时,减

小散热器104的厚度可导致刚度降低,在高温操作条件下,IC芯片108和散热器104之间的CTE不匹配可能引起散热器104的翘曲或弯曲,这又会导致各种部件的裂缝或其各种界面处的分层。发明人已经发现,通孔116a、116b的空间布置结合本文所述的各种材料设计可以有效地降低散热器104的刚度。

[0049] 通孔116a、116b的各种布置,包括它们的尺寸,可以基于各种因素进行优化。例如,通孔的数量和通孔的直径确定相对于由没有通孔的相同材料形成的基板去除的体积量。发明人已经发现,通过以这种方式去除给定体积的材料,可以调整基板的刚度以实现基板和IC芯片108之间的应变的合适或可接受的不匹配。根据各种实施例,相对于没有形成通孔的基板,通孔的直径和数量使得通孔移除的体积可超过约1%,超过约3%,超过约5%,超过约10%,超过约15%,超过约20%或具有在由这些值中的任何两个定义的范围内的百分比。在一些配置下,就散热器104的刚度减少量而言,通过这些百分比去除的体积对应于厚度减少大约相同的量。

[0050] 仍然参考图3A,在一些实施方案中,散热器104具有至少第一主表面,该第一主表面被配置为接触具有相对光滑表面的IC芯片108,这可以通过在沉积导电层之后进行抛光来实现,如上例如,化学气相沉积所述。例如,散热器108的第一主表面可具有小于 5×10^{-3} 、小于 1×10^{-3} 、小于 5×10^{-4} 、小于 1×10^{-4} 或由这些值中的任何两个定义的范围中的值的均方根(RMS)表面粗糙度。在一些实施方案中,在一些实施例中,散热器104的与第一主表面相对的第二主表面(其可以被配置为接触散热器)也可以被抛光以具有类似的光滑表面。然而,在其他实施例中,可以省略抛光,使得第二主表面具有相对粗糙的表面,大于第一主表面的粗糙度值,其可以通过化学气相沉积用生长的导电层获得的表面粗糙度。

[0051] 根据实施例,IC芯片108(例如,MMIC芯片)可以包括被配置为在RF频率下操作的各种器件。作为示例,图3B示出了封装的IC器件300B的截面图,该IC器件300B包括类似于关于图2A-2C所示布置的散热器104,以及附接的高功率微波IC芯片108的示例。例如,使用芯片附着层110。图3B示出IC芯片108中的IC器件的详细视图。IC芯片108中所示的IC器件包括基于GaN的功率微波器件,其包括高电子迁移率晶体管(HEMT)器件,例如AlGaIn/GaN HEMT器件,用于高功率微波应用。

[0052] IC芯片108中所示的HEMT器件包括半导体基板304,例如碳化硅(SiC)基板,例如半绝缘4H SiC基板,在其上生长成核层308,例如AlN成核。在成核层308上形成GaN层312,例如Fe掺杂的绝缘GaN,接着是中间层316,例如,AlN中间层和AlGaIn盖层320,例如,未掺杂的AlGaIn盖层。AlGaIn层320上形成有多个触点,包括源极接触324S、栅极接触324G和漏极接触324D。GaN层312可以被配置为在其中形成二维电子气(2DEG),并且AlGaIn层320可以与栅极接触324G形成肖特基结。

[0053] 在一些实施方案中,HEMT器件可以是耗尽型HEMT,其中2D电子气可以形成在GaN层312中而不对栅极施加偏压。这种晶体管被称为“常开”,并且当栅极接触324B被负偏压时将关闭。在其他实施例中,通过用受主充分掺杂AlGaIn帽层320,HEMT可以被配置为“常关”器件。所示晶体管可以在高达约20GHz或甚至高达约200GHz的频率下工作。

[0054] 虽然所示实施例中的示例IC芯片108包括基于GaN的HEMT器件作为说明,但实施例不限于此,并且IC芯片108可以是各种其他器件。例如,IC芯片108可以包括各种其他晶体管,包括双极结型晶体管(BJT)、增强型金属氧化物半导体场效应晶体管(MOSFET)、异质结

双极晶体管 (HBT)、金属半导体FET (MESFET) 以及横向扩散的MOS (LDMOS), 仅举几个例子, 其可以基于例如GaAs或GaN形成。这些晶体管利用这些材料组合来产生定制的放大和功率处理能力。

[0055] 应当理解, 与基于GaAs的器件相比, 一般的基于GaN的MMIC器件通常可具有更高的发电和散热能力。例如, 虽然一些基于GaAs的MMIC器件的峰值功率密度可能小于5W/mm、小于4W/mm或甚至小于3W/mm, 但基于GaN的MMIC器件可具有峰值功率密度超过约3W/mm、超过约4W/mm、超过约5W/mm、超过约7W/mm、超过约9W/mm、超过约11W/mm超过约13W/mm, 或由这些值中的任何一个定义的范围内的功率密度。

[0056] 仍然参考图3B, 以与上面参考图3A描述的类似方式, IC芯片108通过芯片附接层110 (例如, AuSn层) 附接到散热器104, 并且相对于通孔阵列定位, 列使得IC芯片108的一个或多个边缘与穿过散热器104形成的一个或多个通孔116重叠, 并且使得IC芯片108产生的热量由散热器104有效地散布。如上所述, 通孔116提供的机械优点, 散热器104还通过形成在散热器104的表面上的导电层为IC芯片108提供DC和RF接地路径, 包括例如通孔116的内部表面。

[0057] 图4A和4B示出了根据一些其他实施例的封装的IC器件400的平面图和截面图。封装的IC器件400包括IC芯片108, 例如, MMIC芯片, 附接到散热器104, 散热器104又连接到散热器512。所示的配置有时被称为“片上芯片”配置, 与IC芯片直接连接到散热器的配置相比, 可以提供各种商业和/或技术优势。优点包括能够容纳相对较大的IC芯片, 具有优异的散热能力和可再加工性, 仅举几例。如上所述, 散热器104包括通孔阵列并涂有导电金属层。通孔定位成使得它们与IC芯片108的一个或多个边缘重叠, 如上所述, 其降低其刚度并提供DC接地路径。IC芯片108和散热器104类似于上面描述的那些, 其中散热器104被配置为散布由IC芯片108产生的热量, 其具有比散热器104小的面积, 在扩散进入散热器512之前, 其面积和热质量明显大于散热器104。此外, 如上所述, 通过优化通孔去除的材料体积和通孔的位置, 可以优化散热基板的刚度, 以用作抵抗CTE相关应力的缓冲剂, 否则在没有散热器104的情况下该应力会更大。

[0058] 参照图4A, 封装的IC器件400另外包括多个输入引脚524, 其包括Vg、GND、NC和RFIn, 用于将DC和RF信号输入到IC芯片108, 以及多个输出引脚520引脚, 包括Vdd、GND、RFout, 用于从IC芯片108输出DC和RF信号。虽然示出了引脚, 但是可以替代地或另外地实现任何合适的触点和/或焊盘。散热器512在其上形成有多条平面传输线516, 例如50欧姆的传输线, 用于将RF信号耦合到IC芯片108和从IC芯片108耦合RF信号。IC芯片108和散热器104通过多根导线 (例如, Au导线) 电连接, 并且IC芯片108和平面传输线516通过多条导线 (例如, Au导线) 电连接。

[0059] 图4B示出了例如通过图4A中的线AA' 截取的横截面图。图4B示意性地示出了来自热源的散热路径532, 例如半导体-半导体结或半导体-金属结。另外, 图4B示意性地示出了横向RF接地路径536, 其路径包括散热器104的外导电层。

[0060] 图5示出了根据实施例的传统散热器和散热器之间的实验三维应力等高线图502、508的比较。根据实施例, 上应力等高线图502示出了具有附接到传统散热器504的公共散热器512和基于金刚石的散热器104, 该散热器104具有导电表面和穿过其中的通孔阵列。散热器504、104具有与其连接的相同的IC芯片108。散热器504、104使用相同的环氧树脂附接, 具

有相同的尺寸并且布置相同,除了散热器504由CuW形成而没有通孔穿过其中,而散热器104以与上述类似的方式配置。在150℃下在散热器504、104上的相应边缘位置处测量的应力(其中应力局部较高)分别显示出41.5兆帕(MPa)和38.7MPa的应力值。下应力等高线图508类似地示出了根据实施例的具有附接到传统散热器504和散热器104的公共散热器512,其中散热器504、104具有附接到其上的相同的IC芯片108。下模拟应力等高线图508中的分量以与上模拟应力等高线图502中的对应分量相同的方式布置,除了下应力等高线图508中的散热器504、504使用与用于将散热器504、104附接在上应力等高线图502中的环氧树脂不同的环氧树脂附接。与上部等高线图502类似,在150℃下在散热器504、104上的相应边缘位置处测量的应力,其中应力局部较高,应力值分别为42.0MPa和39.7MPa。实验应力等高线图502、508表明,通过采用根据实施例的散热器104,可以显著降低应力。

[0061] 图6-8示出了根据实施例的器件结构和比较结果,其示出了包括基于金刚石的散热器的集成IC器件的热和电优势。图6示出了MMIC芯片中的器件结构600,其用于获得下面描述的各种比较结果。器件结构600包括类似于上面参考图3B描述的0.25 μm 设计规则HEMT器件的模型。HEMT器件包括堆叠GaN层312、AlN中间层316和形成在4HSiC基板上的AlGaN盖层320。AlGaN层320上形成有源极接触324S、栅极接触324G和漏极接触324D。如上所述,GaN层可以配置成在其中形成二维电子气(2DEG)。表1和表2示出了在根据实施例的附接到基于CuW的散热器和基于金刚石的散热器的MMIC芯片中的HEMT器件的连续波(CW)操作下获得的热分布的比较结果。

[0062] 表1. 模拟v. 操作期间温度的测量:CuW散热器上的HEMTMMIC

[0063]

温升与基极的结合 (基于 CuW 的散热器)				
	亚微米模型 (°C)		实验红外测量 (°C)	
通道温度	192	140	189	138
基础温度	85	25	84	27
超过基数的 $\Delta T(C)T_j$	107	115	105	111
差异模拟与测量	4°C 内			

[0064] 表2. 模拟v. 操作期间温度的测量:具有通孔阵列的基于金刚石的散热器上的HEMTMMIC

[0065]

温升：连接到底座（基于金刚石的散热器）				
	亚微米模型（℃）		实验红外测量（℃）	
通道温度	102	165	103	167
基础温度	25	88	27	84
$\Delta T(C)T_j$ 超过基础	77	81	76	83
差异模拟与测量	4°C 内			

[0066] 表1示出了对于包括 $0.25\mu\text{m}$ 设计规则HEMT器件的MMIC芯片中的器件结构600(图6),其类似于上面关于图3B所描述的器件,模拟与实验测量的通道温度、基础温度和通道与基座之间(在这里MMIC连接到CuW散热器)的温差(ΔT)的对比表。表2示出了根据实施例对于包括 $0.25\mu\text{m}$ 设计规则HEMT器件的MMIC芯片中的器件结构600(图6),其类似于上面关于图3B所描述的器件,模拟与实验测量的通道温度,基础温度和通道与基座之间(在这里MMIC附接到具有穿过其中的通孔阵列的基于金刚石的散热器)的温差(ΔT)的对比表。表1和表2中的结果之间的比较表明,通过将MMIC芯片附接到根据实施例的具有穿过其中的通孔阵列的散热器,通道和基部之间的温差(ΔT)可以降低 30°C – 35°C 。根据本文的各种实施方案,基板基础温度与HEMT的通道温度之间的差异保持小于约 110°C 、小于约 100°C 、小于约 90°C 、小于约 80°C 、或由这些值中的任何一个定义的范围内的温度。

[0067] 图7示出了在脉冲(10ms)功率条件下HEMT器件的沟道的实验温度曲线。测量对应于在器件结构上进行的测量,该器件结构类似于器件结构600(图6),其中具有HEMT器件的MMIC芯片连接到不同的散热器件。温度迹线704、708和712对应于从根据实施例的附接到由CuW、金刚石-铝MMC和具有穿过其中的通孔阵列的金刚石形成的散热器的MMIC芯片的那些。温度迹线712示出了相对于温度迹线704的最低峰值温度多达约20度。

[0068] 图8示出了曲线图800,其示出了功率附加效率(PAE)与频率的比较,其是在类似于器件结构600(图6)的器件结构上测量的工业中用于RF功率放大器的品质因数,其中具有HEMT器件的MMIC芯片连接到不同的散热器上。考虑驱动放大器的输入功率(P_{in})的PAE是RF功率输出(P_{out})减去输入功率(P_{in})与消耗的总DC功率(P_{DC})之比,表示为百分比,表示为: $PAE = 100 (P_{out} - P_{in}) / P_{DC}$ 。PAE曲线804、808对应于附着于由CuW形成的散热器的MMIC芯片,PAE曲线812、816对应于附接到基于金刚石的散热器(根据实施例具有穿过其中的通孔阵列)的MMIC芯片,PAE曲线820、824对应于连接到由金刚石-铝MMC形成的散热器的MMIC芯片。PAE曲线显示MMIC芯片附着到根据实施方案的具有穿过其中的通孔阵列的基于金刚石的散热器的最高效率,至少部分地由于由此实现的较低结温,如上所述。表3中还示出了这种相关性,其表明各种性能指标,包括增益改善、输出功率改善和使用由具有穿过其中的通孔阵列的金刚石形成的散热器观察到的PAE改善,可以至少部分地归因于较低的操作温度。

[0069] 表3.性能参数比较摘要:具有通孔阵列的CuW、金刚石-铝MMC和基于金刚石的散热

器上的HEMTMMIC

[0070]

MMIC性能指标v.温度改进			
散热器			
材料	CuW	金刚石-铝MMC	具有通过其形成的通孔的CVD金刚石
在CuW上的冷却 ΔT (C)	0	-23	-35

[0071]

增益改善 (dB 与CuW)	底线	+0.23	+0.35
输出功率改善 (dB与CuW)	底线	+0.46	+0.7
PAE (与CuW 相比提高%)	底线	+1%	+2.2%

[0072] 本公开的各方面可以在各种电子器件中实现。电子器件的示例可以包括但不限于消费电子产品、消费电子产品的部件、电子测试设备,诸如基站的蜂窝通信基础设施等。电子器件的示例可以包括,但不限于,诸如智能手机的移动电话、诸如智能手表或耳机的可穿戴计算设备、电话、电视、计算机监视器、计算机、调制解调器、手持计算机、笔记本电脑、平板电脑、个人数字助理(PDA)、微波炉、冰箱、汽车电子系统、例如汽车电子系统、立体声系统、DVD播放器、CD播放器、诸如MP3播放器的数字音乐播放器、收音机、便携式摄像机、诸如数码相机的相机、便携式存储器芯片、洗衣机、干衣机、洗衣机/干衣机、外围设备、时钟等。此外,电子设备可包括未完成的产品。本公开的各方面可以特别地在各种无线电信技术中实现,其中期望高功率、高频带、改善的线性度和/或改进的效率,包括军事和空间应用,诸如雷达、社区天线电视(CATV)、雷达干扰机和无线电信基站、仅举几例。

[0073] 除非上下文明确要求,否则在整个说明书和权利要求书中,词语“包括”、“包含”、“含有”、“具有”等应该以包容的方式来解释,而不是排他性或穷举的意义;也就是说,在“包括但不限于”的意义上。如本文通常所使用的,“耦合”一词“直接连接”是指可以直接连接或通过一个或多个中间元件连接的两个或更多个元件。同样地,如本文通常所使用的,“连接”

一词指的是可以直接连接或通过一个或多个中间元件连接的两个或更多个元件。另外,当在本申请中使用时,词语“此处”、“上方”、“下方”和类似含义的词语应当指代本申请的整体而不是本申请的任何特定部分。在上下文允许的情况下,使用单数或复数的上述具体实施方式中的词语也可以分别包括复数或单数。单词“或”指的是两个或多个项目的列表,该单词涵盖了该单词的所有以下解释:列表中的任何项目,列表中的所有项目以及列表中任何项目的组合。

[0074] 此外,除非另有明确说明,或者在所使用的上下文中以其他方式理解,否则本文使用的条件语言,例如“可以”、“可能”、“例如”、“诸如”等,通常旨在表达某些实施例包括,而其他实施例不包括某些特征、元件和/或状态。因此,这种条件语言通常不旨在暗示一个或多个实施例以任何方式需要特征、元素和/或状态,或者是否包括这些特征、元素和/或状态或者在任何特定实施例中执行这些特征、元素和/或状态。

[0075] 虽然已经描述了某些实施例,但是这些实施例仅作为示例呈现,并且不旨在限制本公开的范围。实际上,这里描述的新颖设备、方法和系统可以以各种其他形式体现;此外,在不脱离本公开的精神的情况下,可以对这里描述的方法和系统的形式进行各种省略、替换和改变。例如,虽然以给定布置呈现块,但是替代实施例可以执行具有不同组件和/或电路拓扑的类似功能,并且可以删除、移动、添加、细分、组合和/或修改一些块。这些块中的每一个可以以各种不同的方式实现。可以组合上述各种实施例的元件和动作的任何合适组合以提供进一步的实施例。上述各种特征和过程可以彼此独立地实现,或者可以以各种方式组合。本公开的特征的所有可能组合和子组合旨在落入本公开的范围。

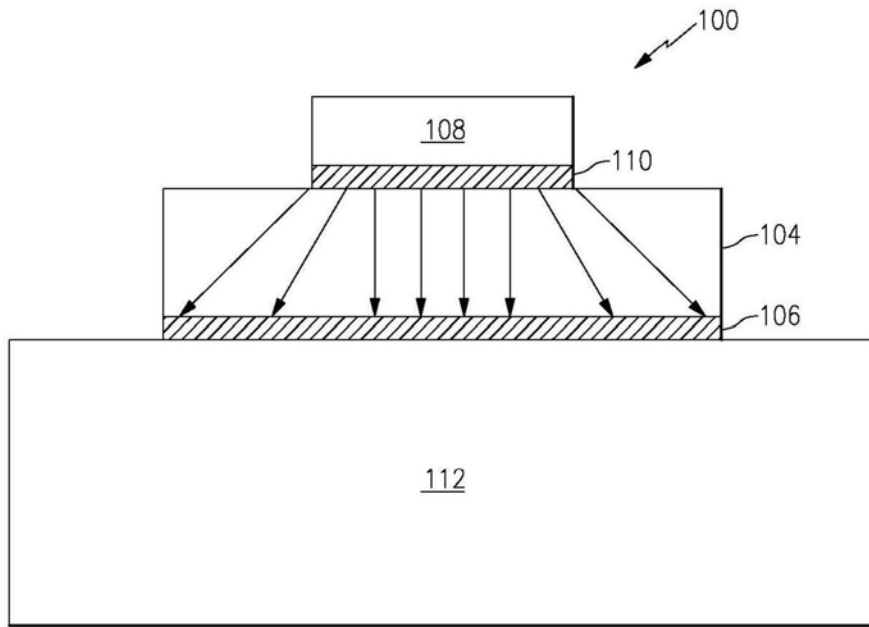


图1

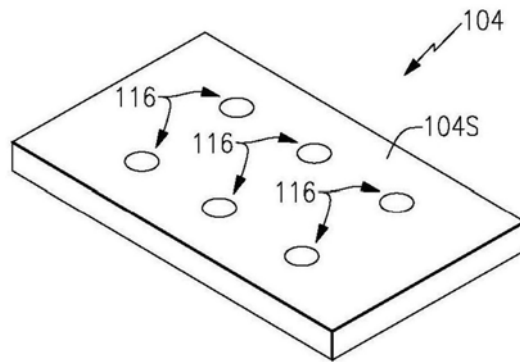


图2A

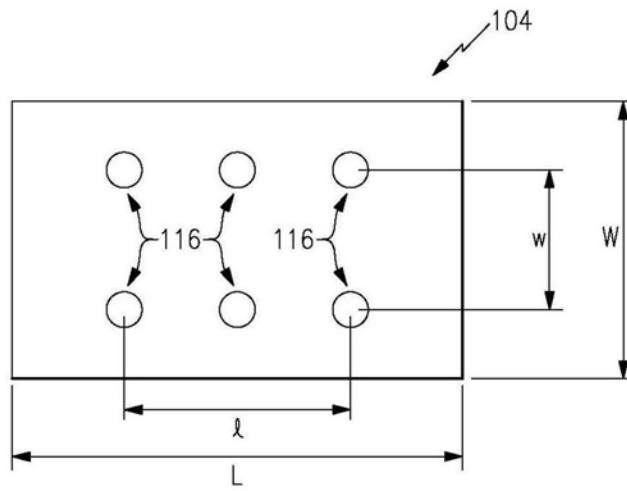


图2B

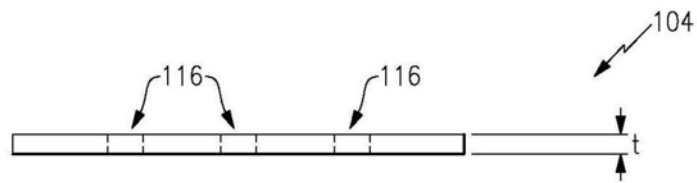


图2C

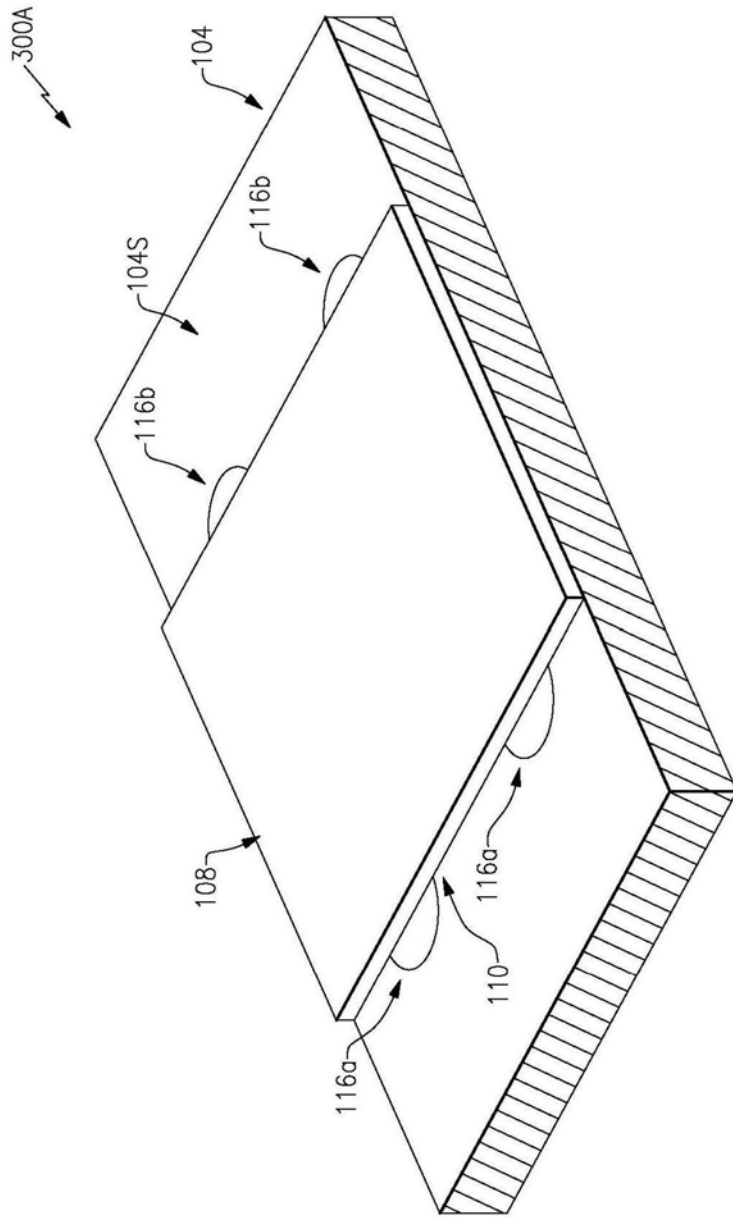


图3A

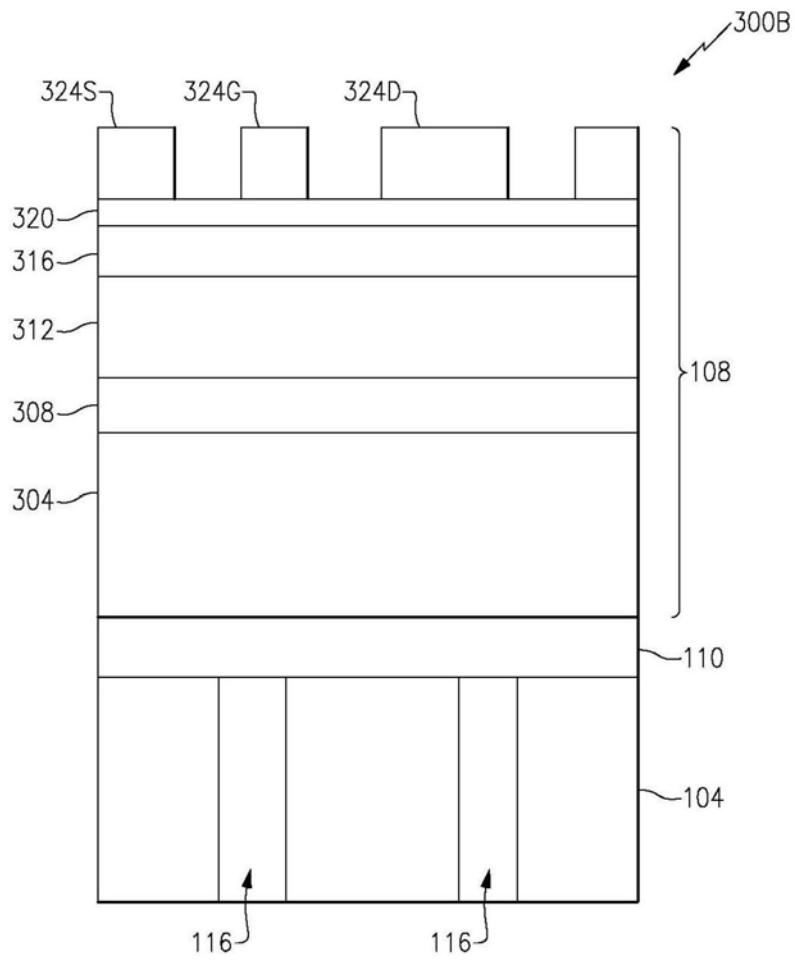


图3B

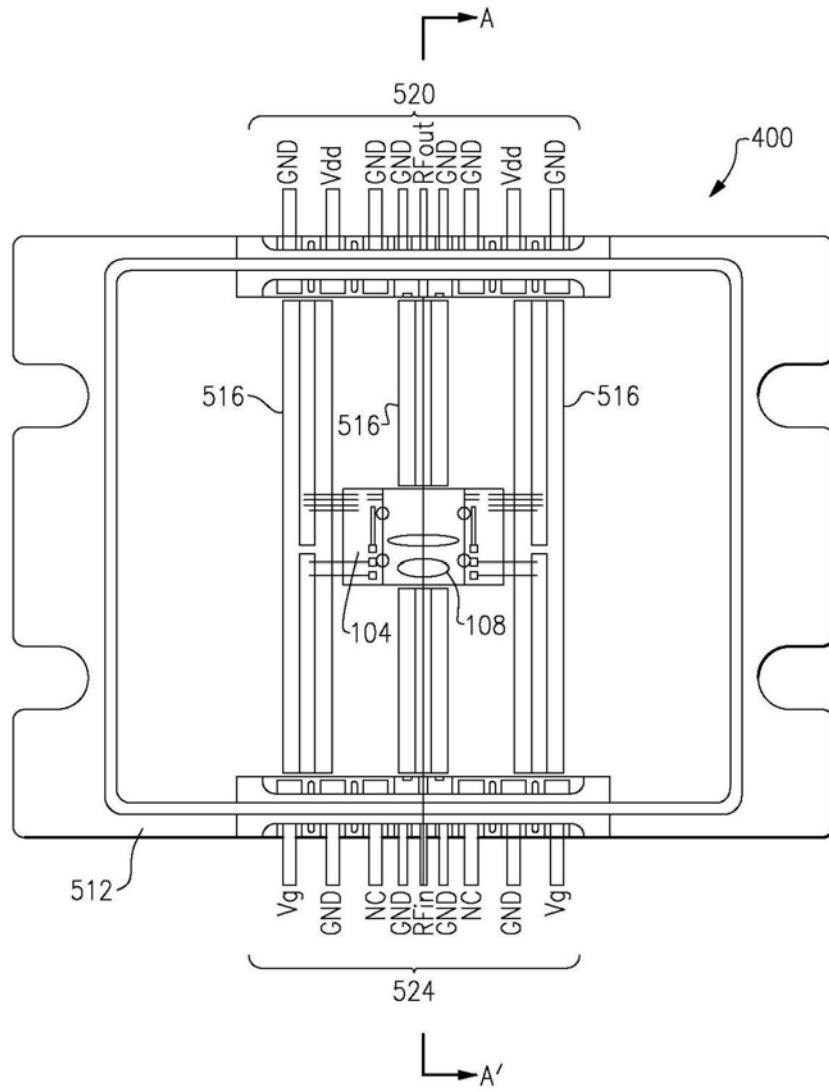


图4A

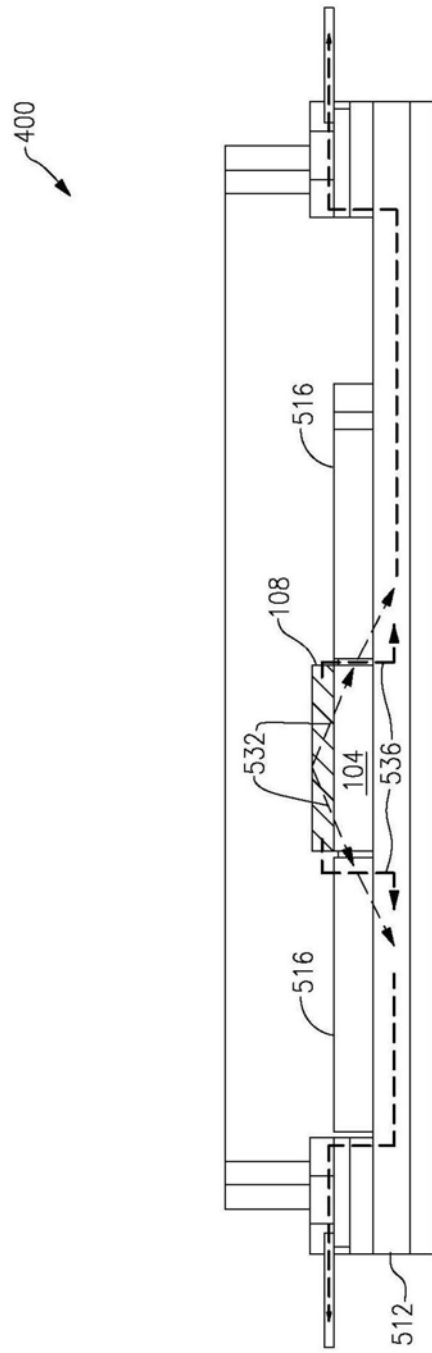


图4B

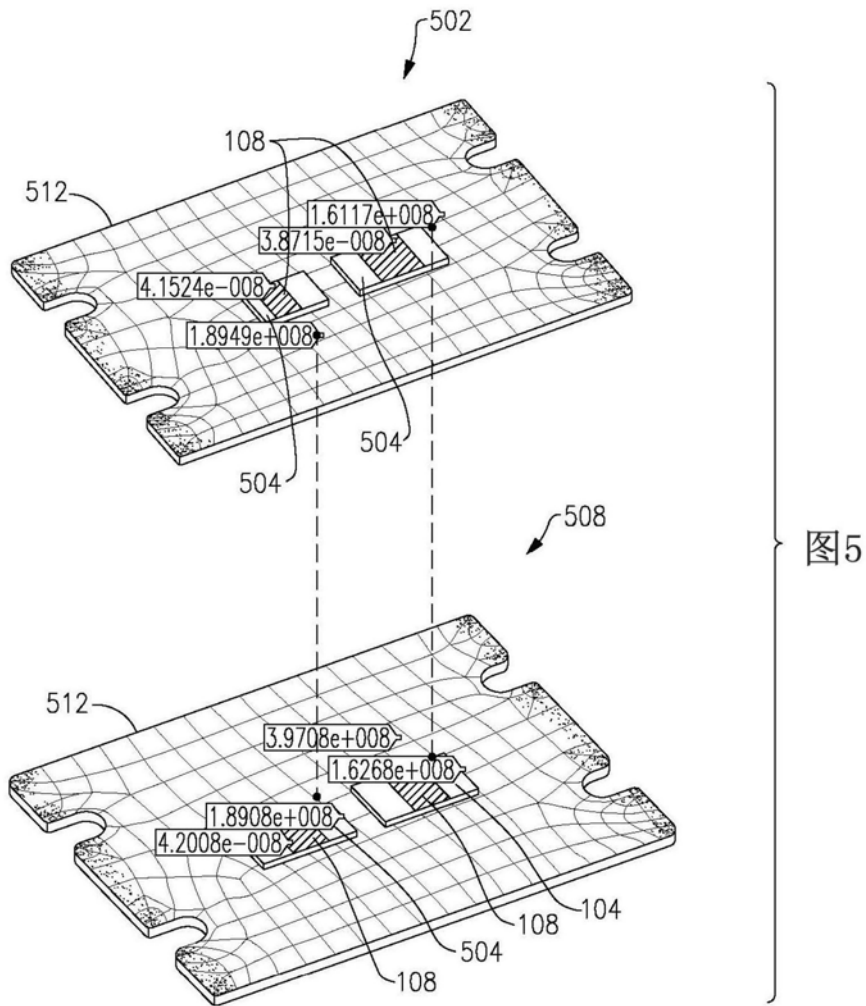


图5

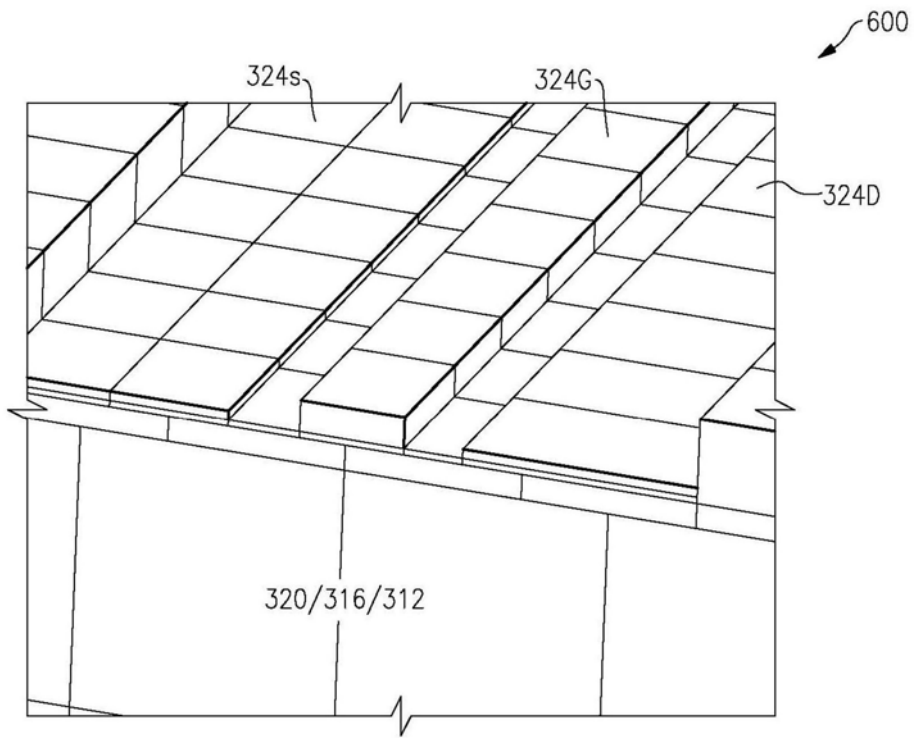


图6

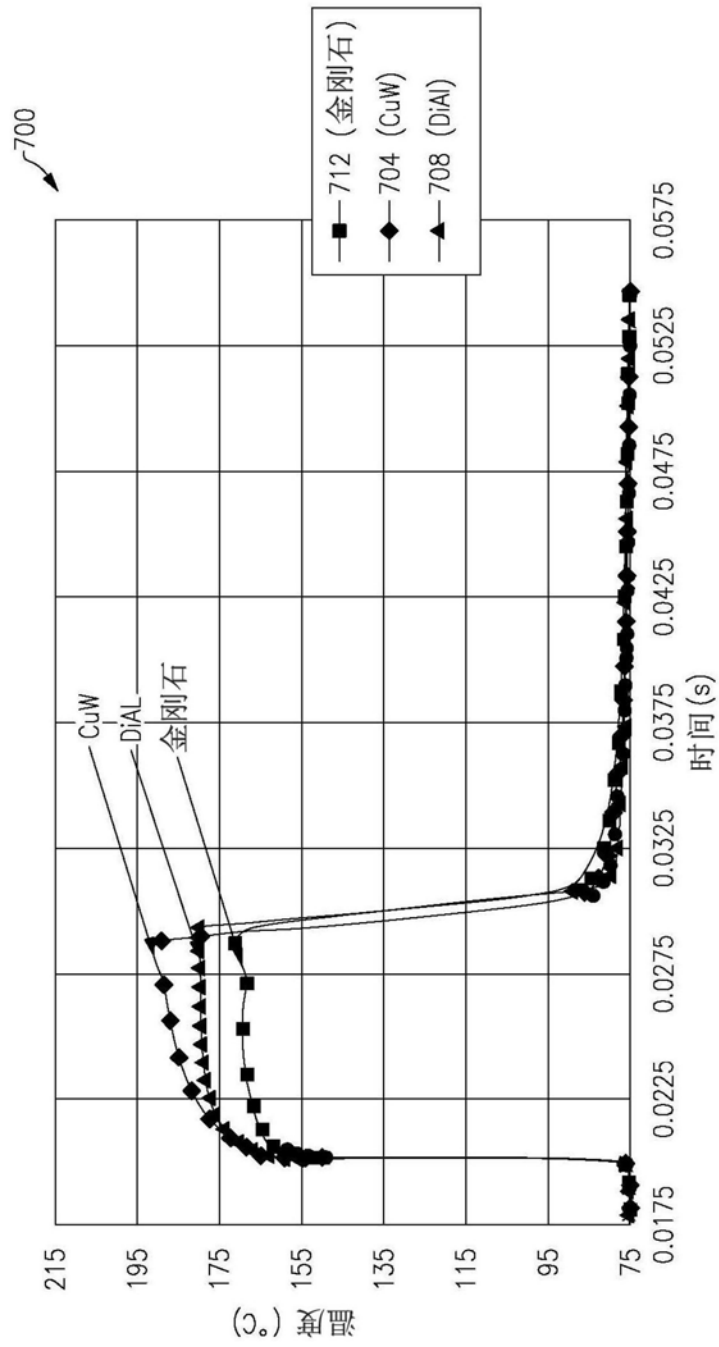


图7

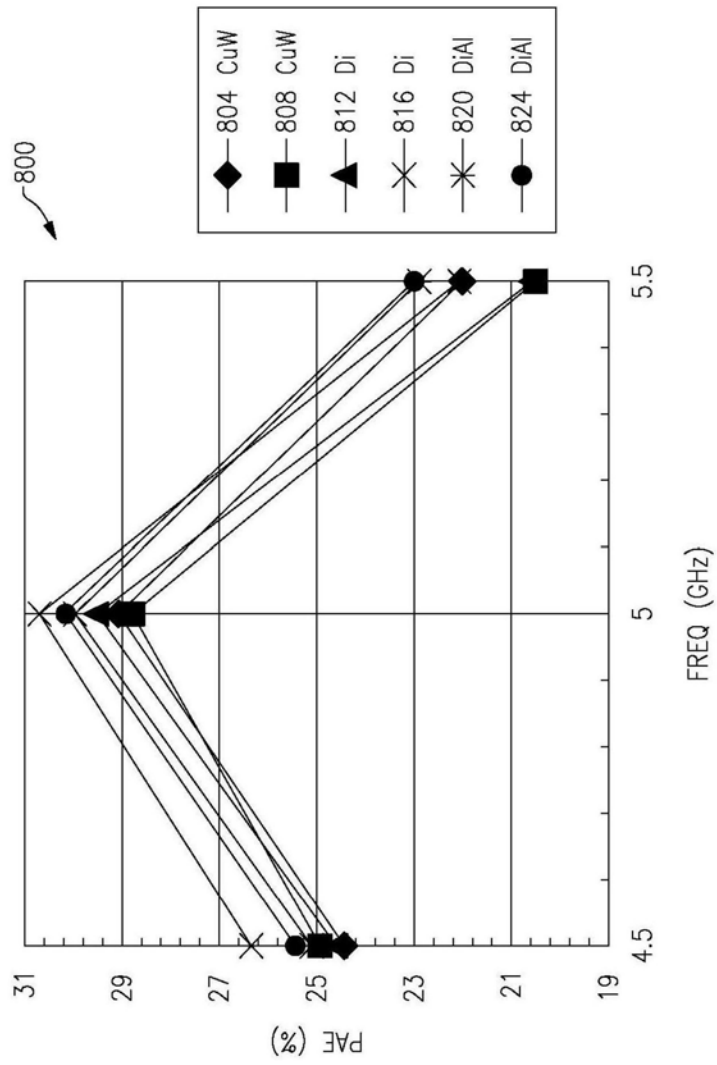


图8